

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-092881

(43)Date of publication of application : 31.03.2000

(51)Int.Cl.

H02P 5/00

G05B 13/02

G05D 3/12

(21)Application number : 10-264336

(71)Applicant : YASKAWA ELECTRIC CORP

(22)Date of filing : 18.09.1998

(72)Inventor : KAKU SOKI

OGURO RYUICHI

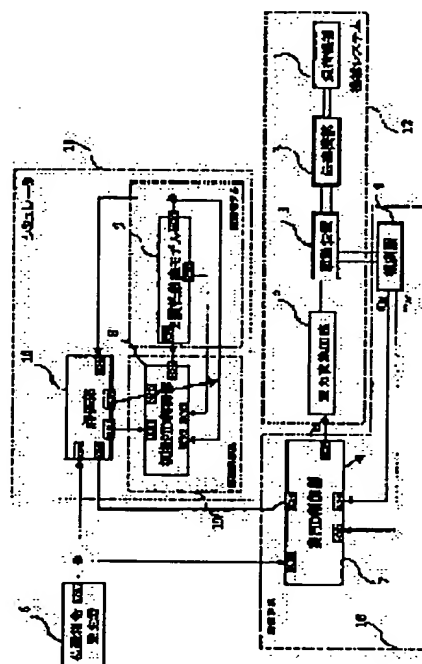
MIYAGAWA HIDEKAZU

(54) MOTOR CONTROLLER

(57)Abstract:

PROBLEM TO BE SOLVED: To attain high-speed and optimum regulation of the control gain for a motor controller automatically.

SOLUTION: This controller, which transmits a torque signal to a machine system 12 consisting of a load machine 1, a transmission mechanism 2 transmitting power, and a motor driving the load machine 1 through the transmission mechanism 2, is provided with a numerical model 9 including the machine system 12, a simulator 11 consisting of a simulation control part 19 supplying a torque command to the numerical model 9, using the observable state amount of the numerical model 9, and an actual control part 18 having the same structure as the simulator 11 and supplying a torque signal to a motor serving as a driving source with an observable state amount from an actual system taken as an input.



Best Available Copy

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

THIS PAGE LEFT BLANK

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-92881

(P2000-92881A)

(43)公開日 平成12年3月31日(2000.3.31)

(51) Int.Cl.⁷

識別記号

FI

テーマコード・(参考)

H O 2 P 5/00

H 0 2 P 5/00

X 5H004

G 0 5 B 13/02

G 0 5 B 13/02

C 5H303

G 0 5 D 3/12

305

G 0 5 D 3/12

305V 5H550

審査請求 未請求 請求項の数15 O L (全 38 頁)

(21)出願番号

特願平10-264336

(22) 出願日

平成10年9月18日(1998.9.18)

(71)出願人 000006622

株式会社安川電機

福岡県北九州市八幡西区黒崎城石2番1号

(72)発明者 ▲かく▼ 双瞳

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

(72)発明者 小黒 龍一

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

(72)発明者 宮河 秀和

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

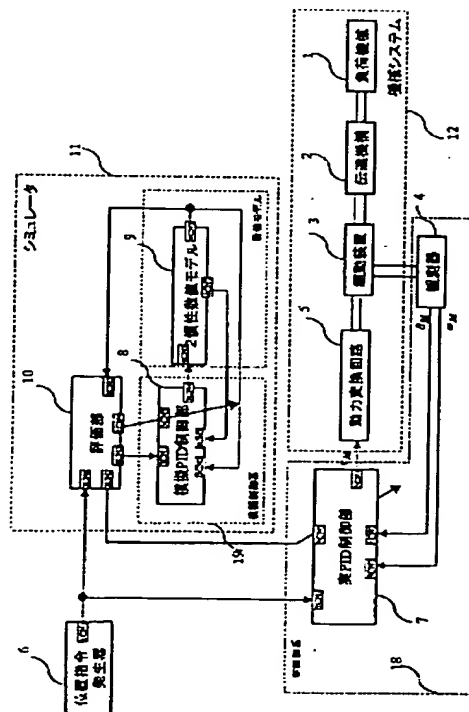
[最終頁に続く](#)

(54) 【発明の名称】 電動機制御装置

(57) 【要約】

【課題】 電動機制御装置の制御ゲインを自動的により高速かつ最適に調整する。

【解決手段】 負荷機械１と、動力を伝達する伝達機構２と、前記伝達機構２を介して前記負荷機械１を駆動する電動機とを備えた機械システム１２にトルク信号を提供する電動機制御装置において、機械システム１２を含んだ数値モデル９と、数値モデル９の視測可能状態量を用い、数値モデル９にトルク指令を供給する模擬制御部１９とからなるシミュレータ部１１と、実システムからの視測可能な状態量を入力としシミュレータ部１１と同一な構造を持ち駆動源である電動機にトルク信号を供給する実制御部とを備えた。



【特許請求の範囲】

【請求項 1】 負荷機械と、動力を伝達する伝達機構と、前記伝達機構を介して前記負荷機械を駆動する電動機とを備えた機械システムにトルク信号を提供する電動機制御装置において、

前記機械システムを含んだ数値モデルと、前記数値モデルの観測可能状態量を用い、前記数値モデルにトルク指令を供給する模擬制御部とからなるシミュレータ部と、実システムからの観測可能な状態量を入力とし前記シミュレータ部と同一な構造を持ち駆動源である前記電動機にトルク信号を供給する実制御部とを備えたことを特徴とする電動機制御装置。

【請求項 2】 実動作に先立ち前記シミュレータ部を駆動させ、前記数値モデルの挙動を評価する模擬評価関数があらかじめ設定された初期条件を満足した後、前記シミュレータ部の評価部で求められた制御パラメータを実制御部に供給する手段を備えたことを特徴とする請求項 1 記載の電動機制御装置。

【請求項 3】 与えられた実位置指令に対して、模擬トルク指令に基づいて模擬速度信号および模擬位置信号を供給する前記数値モデルと、前記数値モデルの模擬速度信号および模擬位置信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I D 制御部と、前記実位置指令と実位置信号と実速度信号とに基づいて実トルク信号を供給する実 P I D 制御部とを備えたことを特徴とする請求項 2 記載の電動機制御装置。

【請求項 4】 与えられた実位置指令に対して、模擬トルク指令に基づいて模擬位置信号を供給する数値モデルと、前記数値モデルの模擬位置信号に基づいて前記数値モデルに前記模擬トルク指令を供給する模擬 P I D 制御部と、前記実位置指令と前記実位置信号とに基づいて実トルク信号を供給する実 P I D 制御部とを備えたことを特徴とする請求項 2 記載の電動機制御装置。

【請求項 5】 与えられた実速度指令に対して、模擬トルク指令に基づいて模擬速度信号を供給する数値モデルと、前記数値モデルの前記模擬速度信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I 制御部と、前記実速度指令と実速度信号とに基づいて実トルク信号を供給する実 P I 制御部とを備えたことを特徴とする請求項 2 記載の電動機制御装置。

【請求項 6】 前記数値モデルの模擬速度信号および模擬位置信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I D 制御部と模擬補償部とからなる模擬制御部と、実位置指令と前記実位置信号と前記実速度信号とに基づいて実トルク信号を供給する実 P I D 制御部と実補償部とからなる実制御部とを備えたことを特徴とする請求項 3 記載の電動機制御装置。

【請求項 7】 前記数値モデルの模擬位置信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I D 制御部と模擬補償部とからなる模擬制御部と、実位置

指令と前記実位置信号とに基づいて実トルク信号を供給する実 P I D 制御部と実補償部とからなる実制御部とを備えたことを特徴とする請求項 4 記載の電動機制御装置。

【請求項 8】 前記数値モデルの模擬速度信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I 制御部と模擬補償部と、実速度指令と前記実速度信号とに基づいて実トルク信号を供給する実 P I 制御部と実補償部とからなる実制御部とを備えたことを特徴とする請求項 5 記載の電動機制御装置。

【請求項 9】 前記数値モデルの模擬速度信号および模擬位置信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I D 制御部と複数種類の模擬補償器からなる模擬補償部と構成された模擬制御部と、実位置指令と前記実位置信号と前記実速度信号とに基づいて実トルク信号を供給する実 P I D 制御部と複数種類の模擬補償器からなる実補償部と構成された実制御部とを備えたことを特徴とする請求項 3 記載の電動機制御装置。

【請求項 10】 前記数値モデルの模擬位置信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I D 制御部と複数種類の模擬補償器からなる模擬補償部と構成された模擬制御部と、実位置指令と前記実位置信号とに基づいて実トルク信号を供給する実 P I D 制御部と複数種類の模擬補償器からなる実補償部と構成された実制御部とを備えたことを特徴とする請求項 4 記載の電動機制御装置。

【請求項 11】 前記数値モデルの模擬速度信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I 制御部と複数種類の模擬補償器からなる模擬補償部と構成された模擬制御部と、実速度指令と前記実速度信号とに基づいて実トルク信号を供給する実 P I 制御部と複数種類の模擬補償器からなる実補償部と構成された実制御部とを備えたことを特徴とする請求項 5 記載の電動機制御装置。

【請求項 12】 シミュレータ部の前記数値モデルを構成する際に初期状態時においては、実制御部で初めに設定された初期制御パラメータにより実系を駆動することにより得られる観測可能な初期状態量と実駆動部に与えた初期トルク指令を用いることにより作成し、制御パラメータが供給された後、実系を駆動し、実系の挙動があらかじめ設定された実稼働時評価関数を満足しない場合は、この時点の実稼働トルク指令と実系の観測可能な実稼働状態量を用い、シミュレータ部の前記数値モデルを決定しなおし、シミュレータ部を再起動し、制御パラメータを決定しなおす手段を備えたことを特徴とする電動機制御装置。

【請求項 13】 前記数値モデルの模擬速度信号および模擬位置信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬 P I D 制御部と複数種類の模擬補償器からなる模擬補償部と構成された模擬制御部と、実位置

指令と前記実位置信号と前記実速度信号とに基づいて実トルク信号を供給する実PID制御部と複数種類の模擬補償器からなる実補償部と構成された実制御部とを備えたことを特徴とする請求項12記載の電動機制御装置。

【請求項14】 前記数値モデルの模擬位置信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬PID制御部と複数種類の模擬補償器からなる模擬補償部と構成された模擬制御部と、実位置指令と前記実位置信号とに基づいて実トルク信号を供給する実PID制御部と複数種類の模擬補償器からなる実補償部とで構成された実制御部とを備えたことを特徴とする請求項12記載の電動機制御装置。

【請求項15】 前記数値モデルの模擬速度信号に基づいて前記数値モデルに模擬トルク指令を供給する模擬PID制御部と複数種類の模擬補償器からなる模擬補償部とで構成された模擬制御部と、実速度指令と前記実速度信号とに基づいて実トルク信号を供給する実PID制御部と複数種類の模擬補償器からなる実補償部とで構成された実制御部とを備えたことを特徴とする請求項12記載の電動機制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、工作機械におけるテーブルやロボットのアームのような負荷機械を駆動する電動機（直流電動機、誘導電動機、同期電動機、リニアモータなど）の制御装置に関するものである。

【0002】

【従来の技術】従来例の構成を図面に基づいて説明する。特開平9-131087で開示された従来の電動機の制御装置のブロック図を図79に示す。図79において、20はサーボシステム、21は制御部、22は近時モデル、23はモデル同定部、24は制御ゲイン調整部、25は切り換え手段、26は規範モデル、27は評価値演算部である。次に、上述した従来例の動作について説明する。図79に示すように、近似モデル22を作成するためのモデル同定部23と遺伝アルゴリズムの手法を用いて制御ゲインの自動調整を行う制御調整装置24を有する。モデル同定部23に関しては、調整を行うに妥当なモデルを近似モデル22に予め設定しており、未知の定数のみを最小二乗法等により同定する。制御ゲイン調整装置24については、遺伝アルゴリズムを利用して、制御ゲインの最適化を行う。また、調整中は制御対象側へ切り換え、通常運転に入る。前記の調整装置および調整方法により、局所解に陥ることなく、しかも高速にサーボ系の制御ゲインを最適に調整できる。

【0003】

【発明が解決しようとする課題】しかしながら、従来の制御装置では、制御ゲインの最適化を行う時、実制御部21を利用するので、応用上に不便が生じる場合がある。

また、同定用指令は実指令と同一であるので、指令の変更などが困難であり、よって調整時間が長くなるなどの問題があった。本発明が解決すべき課題は、制御ゲインを自動的により高速かつ最適に調整することにある。

【0004】

【課題を解決するための手段】上記問題を解決するため、本発明の請求項1～3には、以下に述べるような手段を備えるものである。

1) 電動機の実位置および電動機の実速度を検出することによって実位置信号と実速度信号とを出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬速度信号および模擬位置信号を出力する2慣性数値モデル。

3) 模擬位置信号と模擬速度信号と第1模擬位置指令信号と模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力する模擬制御部。

4) 実位置ゲインと実速度ゲインと実積分ゲインと実位置指令信号と実位置信号と実速度信号とに基づいて実トルク信号を出力する実制御部。

5) 実位置指令と模擬位置信号とに基づいて第1模擬位置指令信号と模擬ゲインと実ゲインとを出力する評価部。上記問題を解決するため、本発明の請求項4には、以下に述べるような手段を備えるものである。

1) 電動機の実位置を検出することによって実位置信号を出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬位置信号を出力する2慣性数値モデル。

3) 模擬位置信号と第1模擬位置指令信号と模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力する模擬制御部。

4) 実位置ゲインと実速度ゲインと実積分ゲインと実位置指令信号と実位置信号に基づいて実トルク信号を出力する実制御部。

5) 実位置指令と模擬位置信号とに基づいて第1模擬位置指令信号と模擬ゲインと実ゲインとを出力する評価部。上記問題を解決するため、本発明の請求項5には、以下に述べるような手段を備えるものである。

1) 電動機の実速度を検出することによって実速度信号を出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬速度信号を出力する2慣性数値モデル。

3) 模擬速度信号と第1模擬速度指令信号と模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力する模擬制御部。

4) 実速度ゲインと実積分ゲインと実速度指令と実速度信号に基づいて実トルク信号を出力する実制御部。

5) 実速度指令と模擬速度信号とに基づいて第1模擬速度指令信号と模擬ゲインと実ゲインとを出力する評価部。上記問題を解決するため、本発明の請求項6には、以下に述べるような手段を備えるものである。

1) 電動機の実位置および電動機の実速度を検出することによって実位置信号と実速度信号とを出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬速度信号および模擬位置信号を出力する2慣性数値モデル。

3) 模擬位置信号と模擬速度信号と第1模擬位置指令信号と模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力する模擬補償部付き模擬制御部。

4) 実位置ゲインと実速度ゲインと実積分ゲインと実位置指令信号と実位置信号と実速度信号とに基づいて実トルク信号を出力する実補償部付き実制御部。

5) 実位置指令と模擬位置信号とに基づいて第1模擬位置指令信号と模擬ゲインと実ゲインとを出力する評価部。上記問題を解決するため、本発明の請求項7には、以下に述べるような手段を備えるものである。

1) 電動機の実位置を検出することによって実位置信号を出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬位置信号を出力する2慣性数値モデル。

3) 模擬位置信号と第1模擬位置指令信号と模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力する模擬補償部付き模擬制御部。

4) 実位置ゲインと実速度ゲインと実積分ゲインと実位置指令信号と実位置信号に基づいて実トルク信号を出力する実補償部付き実制御部。

5) 実位置指令と模擬位置信号とに基づいて第1模擬位置指令信号と模擬ゲインと実ゲインとを出力する評価部。上記問題を解決するため、本発明の請求項8には、以下に述べるような手段を備えるものである。

1) 電動機の実速度を検出することによって実速度信号を出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬速度信号を出力する2慣性数値モデル。

3) 模擬速度信号と第1模擬速度指令信号と模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力する模擬補償部付き模擬制御部。

4) 実速度ゲインと実積分ゲインと実速度指令と実速度

信号に基づいて実トルク信号を出力する実補償部付き実制御部。

5) 実速度指令と模擬速度信号とに基づいて第1模擬速度指令信号と模擬ゲインと実ゲインとを出力する評価部。上記問題を解決するため、本発明の請求項9には、以下に述べるような手段を備えるものである。

1) 電動機の実位置および電動機の実速度を検出することによって実位置信号と実速度信号とを出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬速度信号および模擬位置信号を出力する2慣性数値モデル。

3) 模擬位置信号と模擬速度信号と第1模擬位置指令信号と模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力する模擬補償部付き模擬制御部。

4) 実位置ゲインと実速度ゲインと実積分ゲインと実位置指令信号と実位置信号と実速度信号とに基づいて実トルク信号を出力する実補償部付き実制御部。

5) 実位置指令と模擬位置信号とに基づいて第1模擬位置指令信号と模擬補償器の種類を含む模擬ゲインと実補償器の種類を含む実ゲインとを出力する評価部。上記問題を解決するため、本発明の請求項10には、以下に述べるような手段を備えるものである。

1) 電動機の実位置を検出することによって実位置信号を出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬位置信号を出力する2慣性数値モデル。

3) 模擬位置信号と第1模擬位置指令信号と模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力する模擬補償部付き模擬制御部。

4) 実位置ゲインと実速度ゲインと実積分ゲインと実位置指令信号と実位置信号に基づいて実トルク信号を出力する実補償部付き実制御部。

5) 実位置指令と模擬位置信号とに基づいて第1模擬位置指令信号と模擬補償器の種類を含む模擬ゲインと実補償器の種類を含む実ゲインとを出力する評価部。上記問題を解決するため、本発明の請求項11には、以下に述べるような手段を備えるものである。

1) 電動機の実速度を検出することによって実速度信号を出力する観測器。

2) 機械システムを2つの慣性要素と1つのばね要素とからなる2慣性系として近似するとともに模擬トルク信号に基づいて模擬速度信号を出力する2慣性数値モデル。

3) 模擬速度信号と第1模擬速度指令信号と模擬速度ゲインと模擬積分ゲインとに基づいて模擬トルク信号を出力

れる。実制御部によって、機械システムが最適補償ゲインと最適フィードバックゲインとで制御される。本発明の請求項8においては、観測器1によって、実速度信号が検出される。2慣性数値モデルによって、模擬速度信号とが出力される。模擬制御部によって、模擬トルク信号が出力される。評価部によって、第1模擬速度指令信号と模擬ゲインと実ゲインとが出力される。実制御部によって、機械システムが最適補償ゲインと最適フィードバックゲインとで制御される。本発明の請求項9においては、観測器1によって、実位置信号と実速度信号とが検出される。2慣性数値モデルによって、模擬速度信号および模擬位置信号とが出力される。模擬制御部によって、模擬トルク信号が出力される。評価部によって、第1模擬位置指令信号と模擬ゲインと実ゲインとが出力される。実制御部によって、機械システムが最適補償器と最適補償ゲインと最適フィードバックゲインとで制御される。本発明の請求項10においては、観測器1によって、実位置信号が検出される。2慣性数値モデルによって、模擬位置信号とが出力される。模擬制御部によって、模擬トルク信号が出力される。評価部によって、第1模擬位置指令信号と模擬ゲインと実ゲインとが出力される。実制御部によって、機械システムが最適補償器と最適補償ゲインと最適フィードバックゲインとで制御される。本発明の請求項11においては、観測器1によって、実速度信号が検出される。2慣性数値モデルによって、模擬速度信号とが出力される。模擬制御部によって、模擬トルク信号が出力される。評価部によって、第1模擬速度指令信号と模擬ゲインと実ゲインとが出力される。実制御部によって、機械システムが最適補償器と最適補償ゲインと最適フィードバックゲインとで制御される。本発明の請求項12~13においては、観測器1によって、実位置信号と実速度信号とが検出される。2慣性数値モデルによって、模擬速度信号および模擬位置信号とが出力される。模擬制御部によって、模擬トルク信号が出力される。評価部によって、まず、機械システムを近似する2慣性数値モデルの最適パラメータが同定される。それによって、機械システムのパラメータを直接計測ことなく、第1模擬位置指令信号と模擬ゲインと実ゲインとが出力される。実制御部によって、機械システムが最適補償器と最適補償ゲインと最適フィードバックゲインとで制御さ

れる。本発明の請求項15においては、観測器1によって、実速度信号が検出される。2慣性数値モデルによって、模擬速度信号とが出力される。模擬制御部によって、模擬トルク信号が出力される。評価部によって、まず、機械システムを近似する2慣性数値モデルの最適パラメータが同定される。それによって、機械システムのパラメータを直接計測ことなく、第1模擬速度指令信号と模擬ゲインと実ゲインとが出力される。実制御部によって、機械システムが最適補償器と最適補償ゲインと最適フィードバックゲインとで制御される。

【0005】

【発明の実施の形態】以下、本発明の実施例を図面にに基づいて詳細に説明する。本発明の実施例1を、図1~図9を参照しながら説明する。図1は、本発明の実施例1の全体を示すブロック図である。図1において、本発明の実施例1は、負荷機械1と、伝達機構2と、駆動装置3と、動力変換回路5と、観測器4と、位置指令発生器6と、実PID制御部7と、模擬PID制御器8と、2慣性数値モデル9と、評価部10とから構成されている。負荷機械1と伝達機構2と駆動装置3と観測器4と動力変換回路5と位置指令発生器6は従来装置のものと同一である。図2は、上述2慣性数値モデル9の詳細な構成を示すブロック図である。図2において、2慣性数値モデル9は、2つの慣性系と1つのばね系とから構成されている。図3は、上述実PID制御部7の詳細な構成を示すブロック図である。図3において、実PID制御部7は、実位置制御器と実速度制御器とから構成されている。図4は、上述模擬PID制御部7の詳細な構成を示すブロック図である。図4において、模擬PID制御部8は、実PID制御部7と同一な構造を持ち、模擬位置制御器と模擬速度制御器とから構成されている。図5は、上述評価部10の詳細な構成を示すブロック図である。図5において、評価部10は、上位制御器10aと最適化調整器10bとから構成されている。図6は、上述上位制御器10aの詳細な構成を示すブロック図である。図6において、上位制御器10aは、模擬指令変換器10a1と、規範応答発生器10a2と、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、中央処理器10a7と、第2数値処理器10a8と、第1数値処理器10a9とから構成されている。図7は、上述規範指令変換器10a1の詳細な構成を示すブロック図である。図7において、上述規範指令変換器10a1は、第1数値処理器10a1aと、模擬指令発生器10a1bと、模擬指令処理器10a1cとから構成されている。図8は、上述規範応答発生器10a2の詳細な構成を示すブロック図である。図9において、上述規範応答発生器10a2は、剛体系を表す2つの積分器とそれを制御する規範位置制御器と規範速度制御器とから構成されている。図9は、上述中央処理器10a7の詳細な構成を示すフローチャートである。図10において、上述中央処理器10a7は、

第3工程～第11工程と第1ループ制御器と第2ループ制御器とからなる調整工程と、第1工程と、第2工程とから構成されている。

【0006】次に、実施例1の動作を、図1～図9を参照しながら説明する。まず、図2に示す2慣性数値モデル9は前記機械システムの入出力特性の近似表現を行うためのものである。図2に示す2慣性数値モデル9において、コネクタ4CN1を介して入力された模擬トルク信号に対して、図2に示す4つの積分器と2つの加算器と1つ係数器とによって、模擬位置信号と模擬速度信号とが求められ、それぞれコネクタ4CN2と4CN3から出力される。図2に示す2慣性数値モデル9は電気回路またはデジタル計算で実現できるものである。図3に示す実PID制御部7は、通常使われているPID制御器である。図3に示す実PID制御部7において、コネクタ5CN1と5CN2と5CN3とを介して入力された実位置指令と実位置信号と実速度信号とに対して、実位置制御器と実速度制御器とにより実トルク信号が求められ、コネクタ5CN4から出力される。ただし、コネクタ5CN5を介して入力された実制御ゲインの更新によって、前記実位置制御器の実位置ゲインと前記実速度制御器の実速度ゲインと前記実速度制御器の実積分ゲインとが更新される。図4に示す模擬PID制御部8は、実PID制御部7と同一な構造を持つものである。図4に示す模擬PID制御部8において、実PID制御部7のように、コネクタ3CN1と3CN2と3CN3とを介して入力された第1模擬位置指令信号と模擬位置信号と模擬速度信号とに対して、模擬位置制御器と模擬速度制御器とにより模擬トルク信号が求められ、コネクタ3CN4から出力される。ただし、コネクタ3CN5を介して入力された模擬制御ゲインの更新によって、前記模擬位置制御器の模擬位置ゲインと前記模擬速度制御器の模擬速度ゲインと前記模擬速度制御器の模擬積分ゲインとが更新される。図5に示す評価部10において、コネクタ2CN1と2CN5とを介して入力された実位置指令と模擬位置信号とを上位制御器10aのコネクタ6CN1と6CN5とに入力され、上位制御器10aと最適化調整器10bとにより第1模擬位置指令信号が上位制御器10aのコネクタ6CN3から得られコネクタ2CN3から出力され、実位置ゲインと実速度ゲインと実積分ゲインが上位制御器10aのコネクタ6CN2から得られコネクタ2CN2から出力され、模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとが上位制御器10aのコネクタ6CN4から得られコネクタ2CN4から出力される。最適化調整器10bは、従来技術で示した遺伝操作を有するものであり、7CN2を介して入力された評価値配列とゲイン親群とにより遺伝子操作を行うことによってゲイン子群をコネクタ7CN1から出力するものである。図6に示す上位制御器10aにおいて、コネクタ6CN1を介して入力された実位置指令が模擬指令変換器10a1のコネクタ8

CN1に入力され、コネクタ6CN5を介して入力された模擬位置信号が第2信号処理器10a6のコネクタ13CN1に入力され、コネクタ6CN6を介して入力されたゲイン子群が中央処理器10a7のコネクタ19CN10に入力され、模擬指令変換器10a1と規範応答発生器10a2と第3信号処理器10a3と第1信号処理器10a4と評価関数器10a5と第2信号処理器10a6と中央処理器10a7と第2数値処理器10a8と第1数値処理器10a9とより、第3信号処理器10a3のコネクタ10CN1より得られた第1模擬位置指令信号が6CN3から出力され、中央処理器10a7のコネクタ16CN9より得られた評価値配列とゲイン親群とが6CN7から出力され、第1数値処理器10a9のコネクタ14CN2より得られた実位置ゲインと実速度ゲインと実積分ゲインとが6CN2から出力され、第2数値処理器10a8のコネクタ15CN2より得られた模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとが6CN4から出力される。第1数値処理器10a9は、コネクタ14CN1を介して入力された新しい実ゲイン配列を実位置ゲインと実速度ゲインと実積分ゲインとに分離させ、コネクタ14CN2から出力させ、実PID制御部7の実位置ゲインと実速度ゲインと実積分ゲインとを更新させる手段を有するものである。第2数値処理器10a8は、コネクタ15CN1を介して入力された新しい模擬ゲイン配列を模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとに分離させ、コネクタ15CN2から出力させ、模擬PID制御部8の模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとを更新させる手段を有するものである。第1信号処理器10a4は、まず、コネクタ11CN4とを介して入力された第2サイズ配列の第1要素によって決められたで時間間隔（サンプル時間）で、コネクタ11CN2とコネクタ11CN5とを介して入力された規範指令信号と規範応答信号とを前記第2サイズ配列の第2要素によって決められたで回数まで数値化し、それぞれ、第1信号処理器10a4のメモリの第1保存空間と第2保存空間とに保存する。次に、前記第2サイズ配列の第3要素の状況によって前記メモリの第1保存空間の内容をコネクタ11CN1から出力させ、前記第2サイズ配列の第4要素によって前記メモリの第2保存空間の内容をコネクタ11CN3から出力させる。第2信号処理器10a6は、まず、コネクタ13CN3を介して入力された第3サイズ配列の第1要素によって決められたで時間間隔（サンプル時間）で、コネクタ13CN1を介して入力された模擬信号を前記第3サイズ配列の第2要素によって決められたで回数まで数値化し、第2信号処理器10a6のメモリに保存する。次に、前記第2サイズ配列の第3要素の状況によって前記メモリの内容をコネクタ13CN2から出力させる。第3信号処理器10a3は、まず、コネクタ10CN2を介して入力された第1サイズ配列の第1要素によって決められたで時間間隔（サンプル時間）で、前記第3サイズ配列の第2要素に

よって決められた回数まで、前記第3サイズ配列の第3要素の状況によって、コネクタ10CN3を介して入力された数値配列を一定の順位で信号化し、コネクタ10CN1から出力させる。評価関数器10a5は、第2信号処理器10a6のメモリの内容がコネクタ10CN2を介して入力された次第、コネクタ10CN1とコネクタ10CN2とを介して入力された2つの配列に対して、二乗誤差計算を行い、評価値を求め、コネクタ10CN3から出力させる。図7に示す規範指令変換器10a1において、コネクタ8CN1を介して入力された実位置指令を模擬指令処理器10a1cのコネクタ10CN2に入力させ、コネクタ8CN2を介して入力された模擬位置指令配列を第4数値処理器10a1aのコネクタ10CN1に入力させ、模擬指令処理器10a1cによって求められた第2模擬位置指令信号をコネクタ8CN3から出力させる。第4数値処理器10a1aは、コネクタ10CN1を介して入力された模擬位置指令配列の第1要素をコネクタ10CN3から出力させ、模擬位置指令配列の第2要素と第3要素とをコネクタ10CN2から出力させる。模擬指令処理器10a1cは、コネクタ10CN2を介して入力された模擬位置指令配列の第1要素の状況によって、コネクタ10CN2を介して入力された実位置指令とコネクタ10CN4を介して入力された第3模擬位置指令信号との1つ信号を選択し、コネクタ10CN3から出力させる。模擬位置指令発生器10a1bは、コネクタ10CN1を介して入力された模擬位置指令配列の第2要素によって決められた時間間隔(サンプル時間)で、コネクタ10CN1を介して入力された模擬位置指令配列の第3要素を一定の順位で信号化し、コネクタ10CN2から出力させる。図8に示す規範応答発生器10a2aは、コネクタ9CN1を介して入力された第2模擬位置指令信号を制御ゲイン調整用規範応答発生器10a2aのコネクタ20CN2に入力させ、コネクタ9CN3を介して入力された規範ゲインを制御ゲイン調整用規範応答発生器10a2aのコネクタ20CN1に入力させ、制御ゲイン調整用規範応答発生器10a2aのコネクタ20CN4から求められた規範応答信号をコネクタ9CN4から出力させ、制御ゲイン調整用規範応答発生器10a2aのコネクタ20CN3から求められた規範位置指令信号をコネクタ9CN2から出力させる。制御ゲイン調整用規範応答発生器10a2aは、まず、コネクタ20CN1を介して入力された規範ゲイン各係数に基づいて図9に示す各係数器の係数を調整する。次に、コネクタ20CN2を介して入力された第2模擬位置指令信号に対して、図9に示す各計算動作を行い、求められた規範応答信号をコネクタ20CN4から出力させる。図9に示す中央処理器10a7において、第1工程と、第2工程と、調整工程とを図10に示す手順で行う。第1工程は、模擬位置指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親

の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、位置ゲインと速度ゲインと積分ゲインとを含むゲイン配列となるように設定されたものである。第2工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。調整工程は第3工程～第11工程と第1ループ制御器と第2ループ制御器とを図10に示す手順で行う。第3工程は、コネクタ10CN8を介して模擬指令変換器10a1のコネクタ8CN2に模擬位置指令配列を書き込む。それによって、模擬指令変換器10a1のコネクタ8CN3から第2模擬指令信号が得られる。第4工程は、コネクタ10CN7を介して規範応答発生器10a2のコネクタ9CN3に規範ゲインを書き込む。それによって、規範応答発生器10a2のコネクタ9CN2から規範指令信号が得られ、規範応答発生器10a2のコネクタ9CN4から規範応答信号が得られる。第5工程は、コネクタ10CN1を介して第1信号処理器10a4のコネクタ10CN4に第2サイズ配列を書き込む。それによって、第1信号処理器10a4のコネクタ10CN1から規範指令配列が得られ、第1信号処理器10a4のコネクタ10CN3から規範応答が得られる。第6工程は、コネクタ10CN1を介して、ゲイン親群の1つの親である模擬ゲイン配列をを一定の順位で第2数値処理器10a8のコネクタ10CN1に書き込む。それによって、第2数値処理器10a8のコネクタ10CN2を介して模擬PID制御部8の各ゲインの更新を行う。第7工程は、コネクタ10CN6を介して、第3信号処理器10a3のコネクタ10CN2に、第1サイズ配列を書き込み、コネクタ10CN3を介して、第2信号処理器10a6のコネクタ10CN3に、第3サイズ配列を書き込む。それによって、第2信号処理器10a6のコネクタ10CN2から模擬応答配列が得られる。第8工程は、コネクタ10CN2を介して、評価関数器10a5のコネクタ10CN3から、評価値を読み込む。それによって、第6工程で選択した親である模擬ゲイン配列に対応する評価値が得られる。第9工程は、コネクタ10CN9を介して、最適調整器10bのコネクタ7CN2に、ゲイン親群と評価値配列と読み込む。それによって、最適調整器10bのコネクタ7CN1から、ゲイン子群を得られる。第10工程は、コネクタ10CN10を介して、最適調整器10bのコネクタ7CN1から、ゲイン子群を読み込み、ゲイン親群の内容を更新する。第11工程は、コネクタ10CN5を介して、第1数値処理器10a9のコネクタ10CN1に、ゲイン親群の最適親である最適ゲインを実ゲイン配列として書き込み、次の操作に入る。それによって、実PID制御部の各ゲインが更新される。第2ループ制御器は、第1工程で決められたゲイン親群の親の数回までに、上記第6工程～第8工程を繰り返し、ゲイン親群の各親の評価値を計算し、評価値配列を更新する。終わり次第、第10工程に入る。第1ループ制御器は、第1工程で決められた世代数回までに、第2ループ制御

器に入る。終わり次第、第11工程に入る。

【0007】以下、本発明の実施例2を、図10~図13を参照しながら説明する。図10は、本発明の実施例2の全体を示すブロック図である。図10において、本発明の実施例1は、機械システム12と、観測器4Aと、位置指令発生器6と、実PID制御部7Aと、模擬PID制御器8Aと、2慣性数値モデル9Aと、評価部10とから構成されている。負荷機械1と伝達機構2と駆動装置3と観測器4Aと動力変換回路5と位置指令発生器6は従来装置のものと同一である。図11は、上述2慣性数値モデル9Aの詳細な構成を示すブロック図である。図11において、2慣性数値モデル9Aは、2つの慣性系と1つのばね系とから構成されている。図12は、上述実PID制御部7Aの詳細な構成を示すブロック図である。図12において、実PID制御部7Aは、実位置制御器と実速度制御器と実速度推定器とから構成されている。図13は、上述模擬PID制御部8Aの詳細な構成を示すブロック図である。図4において、模擬PID制御部8Aは、実PID制御部7と同一な構造を持ち、模擬位置制御器と模擬速度制御器と模擬速度推定器とから構成されている。位置指令発生器6と評価部10とは、実施例1に説明したものであり、ここでは、位置指令発生器6と評価部10とについての説明を省略する。

【0008】次に、実施例2の動作を、図10~図13を参照しながら説明する。まず、図11に示す2慣性数値モデル9Aは前記機械システム12の入出力特性の近似表現を行うためのものである。図11に示すように2慣性数値モデル9Aにおいて、コネクタ24CN1を介して入力された模擬トルク信号に対して、図11に示す4つの積分器と2つの加算器と1つ係数器とによって、模擬位置信号が求められ、コネクタ24CN3から出力される。図12に示す実PID制御部7Aは、通常使われているPID制御器である。図12に示す実PID制御部7Aにおいて、コネクタ25CN1とコネクタ25CN3とを介して入力された実位置指令と実位置信号に対して、実位置制御器と実速度制御器と実速度推定器とにより実トルク信号が求められ、コネクタ25CN4から出力される。ただし、コネクタ25CN5を介して入力された実制御ゲインの更新によって、前記実位置制御器の実位置ゲインと前記実速度制御器の実速度ゲインと前記実速度制御器の実積分ゲインとが更新される。図13に示す模擬PID制御部8Aは、実PID制御部7Aと同一な構造を持つものである。図13に示す模擬PID制御部8Aにおいて、実PID制御部7Aのように、コネクタ23CN1と23CN2とを介して入力された第1模擬位置指令信号と模擬位置信号とに対して、模擬位置制御器と模擬速度制御器と模擬速度推定器とにより模擬トルク信号が求められ、コネクタ23CN4から出力される。ただし、コネクタ23CN5を介して入力された模擬制御ゲインの更新によって、前記模擬位置制御器の模擬位置ゲインと前

記模擬速度制御器の模擬速度ゲインと前記模擬速度制御器の模擬積分ゲインとが更新される。

【0009】以下、本発明の実施例3を、図14~図21を参照しながら説明する。図16は、本発明の実施例3の全体を示すブロック図である。図16において、本発明の実施例3は、機械システム12と、観測器4Bと、速度指令発生器6Aと、実PI制御部7Bと、模擬PI制御器8Bと、2慣性数値モデル9Bと、評価部10Aとから構成されている。機械システム12と速度指令発生器6Aは従来装置のものと同一である。図22は、上述2慣性数値モデル9Bの詳細な構成を示すブロック図である。図22において、2慣性数値モデル9Bは、2つの慣性系と1つのばね系とから構成されている。図14は、上述実PI制御部7Bの詳細な構成を示すブロック図である。図14において、実PI制御部7は、実速度制御器から構成されている。図15は、上述模擬PI制御部7Bの詳細な構成を示すブロック図である。図15において、模擬PI制御部8Bは、実PI制御部7Bと同一な構造を持ち、模擬速度制御器から構成されている。図17は、上述評価部10Aの詳細な構成を示すブロック図である。図17において、評価部10Aは、上位制御器10aAと最適化調整器10bとから構成されている。図18は、上述上位制御器10aAの詳細な構成を示すブロック図である。図18において、上位制御器10aAは、模擬指令変換器10a1と、規範応答発生器10a2Aと、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、中央処理器10a7Aと、第2数値処理器10a8Aと、第1数値処理器10a9Aとから構成されている。図20は、上述規範応答発生器10a2Aの詳細な構成を示すブロック図である。図20において、上述規範応答発生器10a2Aは、剛体系を表す2つの積分器とそれを制御する規範速度制御器とから構成されている。図19は、上述中央処理器10a7Aの詳細な構成を示すフローチャートである。図19において、上述中央処理器10a7Aは、調整工程10a7aと、第1A工程と、第2A工程とから構成されている。最適化調整器10bと、模擬指令変換器10a1と、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6とは、実施例1に説明したものであり、ここでは、それらについての説明を省略する。

【0010】次に、実施例3の動作を、図14~図21を参照しながら説明する。まず、図21に示す2慣性数値モデル9Bは前記機械システムの入出力特性の近似表現を行うためのものである。図21に示す2慣性数値モデル9Bにおいて、コネクタ37CN1を介して入力された模擬トルク信号に対して、図21に示す4つの積分器と2つの加算器と1つ係数器とによって、模擬速度信号が求められ、コネクタ37CN2から出力される。図14に示す実PI制御部7Bは、通常使われているPI制御器である。図14に示す実PI制御部7において、コ

ネクター30CN1と30CN2とを介して入力された実速度指令と実速度信号とに対して、実速度制御器とにより実トルク信号が求められ、コネクター30CN4から出力される。ただし、コネクター30CN5を介して入力された実制御ゲインの更新によって、前記実速度制御器の実速度ゲインと前記実速度制御器の実積分ゲインとが更新される。図15に示す模擬PI制御部8Bは、実PI制御部7Bと同一な構造を持つものである。図15に示す模擬PI制御部8Bにおいて、実PI制御部7Bのように、コネクター28CN1と28CN2とを介して入力された第1模擬速度指令信号と模擬速度信号とに対して、模擬速度制御器により模擬トルク信号が求められ、コネクター28CN4から出力される。ただし、コネクター28CN5を介して入力された模擬制御ゲインの更新によって、前記模擬速度制御器の模擬速度ゲインと前記模擬速度制御器の模擬積分ゲインとが更新される。図17に示す評価部10において、コネクター2CN1と2CN5とを介して入力された実速度指令と模擬速度信号とを上位制御器10aAのコネクター31CN1と31CN5とに入力され、上位制御器10aAと最適化調整器10bとにより第1模擬速度指令信号が上位制御器10aAのコネクター31CN3から得られコネクター27CN3から出力され、実速度ゲインと実積分ゲインとが上位制御器10aAのコネクター31CN2から得られコネクター27CN2から出力され、模擬速度ゲインと模擬積分ゲインとが上位制御器10aAのコネクター31CN4から得られコネクター27CN4から出力される。図18に示す上位制御器10aAにおいて、コネクター31CN1を介して入力された実速度指令が模擬指令変換器10a1のコネクター8CN1に入力され、コネクター31CN5を介して入力された模擬速度信号が第2信号処理器10a6のコネクター13CN1に入力され、コネクター31CN6を介して入力されたゲイン子群が中央処理器10a7Aのコネクター33CN10に入力され、模擬指令変換器10a1と規範応答発生器10a2Aと第3信号処理器10a3と第1信号処理器10a4と評価関数器10a5と第2信号処理器10a6と中央処理器10a7と第2数値処理器10a8と第1数値処理器10a9とより、第3信号処理器10a3のコネクター10CN1より得られた第1模擬速度指令信号が31CN3から出力され、中央処理器10a7Aのコネクター33CN9より得られた評価値配列とゲイン親群とが31CN7から出力され、第1数値処理器10a9Aのコネクター34CN2より得られた実速度ゲインと実積分ゲインとが31CN2から出力され、第2数値処理器10a8Aのコネクター35CN2より得られた模擬速度ゲインと模擬積分ゲインとが31CN4から出力される。第1数値処理器10a9Aは、コネクター31CN1を介して入力された新しい実ゲイン配列を実速度ゲインと実積分ゲインとに分離させ、コネクター34CN2から出力させ、実PI制御部7Bの実速度ゲインと実積分ゲインとを更新させる手段を有するものである。第2数値処理器10a8Aは、コネクター35CN1を介して入力された新

しい模擬ゲイン配列を模擬速度ゲインと模擬積分ゲインとに分離させ、コネクター35CN2から出力させ、模擬PI制御部8Bの模擬速度ゲインと模擬積分ゲインとを更新させる手段を有するものである。図20に示す調整用規範応答発生器10a2Aは、コネクター32CN1を介して入力された第2模擬速度指令信号を制御ゲイン調整用規範応答発生器10a2aAのコネクター36CN2に入力させ、コネクター32CN3を介して入力された規範ゲインを制御ゲイン調整用規範応答発生器10a2aAのコネクター36CN1に入力させ、制御ゲイン調整用規範応答発生器10a2aAのコネクター36CN4から求められた規範応答信号をコネクター32CN4から出力させ、制御ゲイン調整用規範応答発生器10a2aAのコネクター36CN3から求められた規範速度指令信号をコネクター32CN2から出力させる。制御ゲイン調整用規範応答発生器10a2aAは、まず、コネクター36CN1を介して入力された規範ゲイン各係数に基づいて図20に示す各係数器の係数を調整する。次に、コネクター36CN2を介して入力された第2模擬速度指令信号に対して、図20に示す各計算動作を行い、求められた規範応答信号をコネクター36CN4から出力させる。図19に示す中央処理器10a7Aにおいて、第1A工程と、第2A工程と、調整工程10a7aとを図19に示す手順で行う。第1A工程は、模擬速度指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、速度ゲインと積分ゲインとを含むゲイン配列となるように設定されたものである。第2A工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。調整工程10a7aについては実施例1で説明したので、ここでは省略する。

【0011】以下、本発明の実施例4を、図22~図27を参照しながら説明する。22は、本発明の実施例4の全体を示すブロック図である。図22において、本発明の実施例4は、機械システム12と、観測器4と、位置指令発生器6と、実PID制御部7と、模擬PID制御器8と、2慣性数値モデル9と、評価部10Bと、実補償部13と、模擬補償部14と、加算器15と、加算器16とから構成されている。機械システム12と観測器4と位置指令発生器6は従来装置のものと同一である。実PID制御部7と、模擬PID制御器8と、2慣性数値モデル9とは、前述したものであり、以下、それらの説明を省略する。図23は、実補償器13の詳細な構成を示すブロック図である。図23において、実補償器13は、1つの2次微分器と1つの係数とから構成されている。図25は、模擬補償器14の詳細な構成を示すブロック図である。図25において、実補償器14は、1つの2次微分器と1つの係数とから構成されている。図24は、上述評価部10Bの詳細な構成を示すブロック図である。図24において、評価部10Bは、上位制御器

10aBと最適化調整器10bとから構成されている。最適化調整器10bは、前述したものであり、以下、その説明を省略する。図27は、上述上位制御器10aBの詳細な構成を示すブロック図である。図27において、上位制御器10aBは、模擬指令変換器10a1と、規範応答発生器10a2と、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、中央処理器10a7Bと、第2数値処理器10a8Bと、第1数値処理器10a9Bとから構成されている。模擬指令変換器10a1と、規範応答発生器10a2と、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6とは、前述したものであり、以下、それらの説明を省略する。図26は、上述中央処理器10a7Bの詳細な構成を示すフローチャートである。図26において、上述中央処理器10a7Bは、調整工程10a7aと、第1B工程と、第2B工程とから構成されている。調整工程10a7aは、前述したものであり、以下、その説明を省略する。

【0012】次に、実施例4の動作を、図22~図27を参照しながら説明する。図24に示す評価部10Bにおいて、コネクタ38CN1と38CN5とを介して入力された実位置指令と模擬位置信号とを上位制御器10aBのコネクタ41CN1と41CN5とに入力され、上位制御器10aBと最適化調整器10bとにより第1模擬位置指令信号が上位制御器10aBのコネクタ41CN3から得られコネクタ38CN3から出力され、実位置ゲインと実速度ゲインと実積分ゲインが上位制御器10aBのコネクタ41CN2から得られコネクタ38CN2から出力され、模擬位置ゲインと模擬速度ゲインと模擬積分ゲインとが上位制御器10aBのコネクタ41CN4から得られコネクタ38CN4から出力される。図27に示す上位制御器10aBにおいて、コネクタ41CN1を介して入力された実位置指令が模擬指令変換器10a1のコネクタ8CN1に入力され、コネクタ41CN5を介して入力された模擬位置信号が第2信号処理器10a6のコネクタ13CN1に入力され、コネクタ41CN6を介して入力されたゲイン子群が中央処理器10a7Bのコネクタ42CN10に入力され、模擬指令変換器10a1と規範応答発生器10a2と第3信号処理器10a3と第1信号処理器10a4と評価関数器10a5と第2信号処理器10a6と中央処理器10a7Bと第2数値処理器10a8Bと第1数値処理器10a9Bとより、第3信号処理器10a3のコネクタ10CN1より得られた第1模擬位置指令信号が41CN3から出力され、中央処理器10a7Bのコネクタ42CN9より得られた評価値配列とゲイン親群とが41CN7から出力され、第1数値処理器10a9Bのコネクタ43CN2より得られた実位置ゲインと実速度ゲインと実積分ゲインと実補償ゲインとが41CN2から出力され、第2数値処理器10a8Bのコネクタ41CN2より得られた模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとが41CN4から出力される。第1数値処理器10a

9Bは、コネクタ43CN1を介して入力された新しい実ゲイン配列を実位置ゲインと実速度ゲインと実積分ゲインと実補償ゲインとに分離させ、コネクタ43CN2から出力させ、実PID制御部7の実位置ゲインと実速度ゲインと実積分ゲインと実補償器の実補償ゲインとを更新させる手段を有するものである。第2数値処理器10a8Bは、コネクタ44CN1を介して入力された新しい模擬ゲイン配列を模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとに分離させ、コネクタ15CN2から出力させ、模擬PID制御部8の模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償器の模擬補償ゲインとを更新させる手段を有するものである。図26に示す中央処理器10a7Bにおいて、第1B工程と、第2B工程と、調整工程10a7aとを図26に示す手順で行う。第1B工程は、模擬位置指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、位置ゲインと速度ゲインと積分ゲインと補償ゲインとを含むゲイン配列となるように設定されたものである。第2工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。図23に示す実補償器13において、コネクタ39CN1を介して入力された実位置指令に対して、2次微分器と係数器により第2実トルク信号が求められ、コネクタ39CN2から出力される。ただし、コネクタ39CN3を介して入力された実補償ゲインの更新によって、前記係数器の係数が更新される。図25に示す模擬補償器14において、コネクタ40CN1を介して入力された模擬位置指令に対して、2次微分器と係数器により第2模擬トルク信号が求められ、コネクタ40CN2から出力される。ただし、コネクタ40CN3を介して入力された模擬補償ゲインの更新によって、前記係数器の係数が更新される。図22に示す加算器15は、加算器15の入力側から入力された第1実トルク信号と第2実トルク信号とに対して、加算を行い、実トルク信号を出力する。図22に示す加算器16は、加算器16の入力側から入力された第1模擬トルク信号と第2模擬トルク信号とに対して、加算を行い、模擬トルク信号を出力する。

【0013】以下、本発明の実施例5を、図28を参照しながら説明する。図28は、本発明の実施例5の全体を示すブロック図である。図28において、本発明の実施例5は、機械システム12と、観測器4Aと、位置指令発生器6と、実PID制御部7Aと、模擬PID制御器8Aと、2慣性数値モデル9Aと、評価部10と、実補償器13と、模擬補償器14と、加算器15と、加算器16とから構成されている。負荷機械1と伝達機構2と駆動装置3と観測器4Aと動力変換回路5と位置指令発生器6は従来装置のものと同一である。実PID制御部7Aと、模擬PID制御器8Aと、2慣性数値モデル9Aと、

評価部10と実補償器13と模擬補償器14と、加算器15と、加算器16とは、前述したものであり、以下、それらの説明を省略する。

【0014】以下、本発明の実施例6を、図29~図34を参照しながら説明する。図29は、本発明の実施例6の全体を示すブロック図である。図29において、本発明の実施例6は、機械システム12と、観測器4Bと、速度指令発生器6Aと、実PI制御部7Bと、模擬PI制御器8Bと、2慣性数値モデル9Bと、評価部10Cと、実補償器13Aと、模擬補償器14Aと、加算器15と、加算器16とから構成されている。機械システム12と速度指令発生器6Aは従来装置のものと同一である。実PI制御部7Bと、模擬PI制御器8Bと、2慣性数値モデル9Bと、加算器15と、加算器16とは、前述したものであり、以下、それらの説明を省略する。図32は、上述評価部10Cの詳細な構成を示すブロック図である。図32において、評価部10Cは、上位制御器10aCと最適化調整器10bとから構成されている。図34は、上述上位制御器10aCの詳細な構成を示すブロック図である。図34において、上位制御器10aCは、模擬指令変換器10a1と、規範応答発生器10a2Aと、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、中央処理器10a7Cと、第2数値処理器10a8Cと、第1数値処理器10a9Cとから構成されている。図33は、上述中央処理器10a7Cの詳細な構成を示すフローチャートである。図33において、上述中央処理器10a7Cは、調整工程10a7aと、第1C工程と、第2C工程とから構成されている。最適化調整器10bと、模擬指令変換器10a1と、規範応答発生器10a2Aと、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と前述したものであり、以下、それらの説明を省略する。図30は、実補償器13Aの詳細な構成を示すブロック図である。図30において、実補償器13Aは、1つの微分器と1つの係数とから構成されている。図32は、模擬補償器14Aの詳細な構成を示すブロック図である。図32において、実補償器14Aは、1つの微分器と1つの係数とから構成されている。

【0015】次に、実施例6の動作を、図29~図35を参照しながら説明する。まず、図31に示す評価部10Cにおいて、コネクタ45CN1と45CN5とを介して入力された実速度指令と模擬速度信号とを上位制御器10aCのコネクタ48CN1と48CN5とに入力され、上位制御器10aCと最適化調整器10bとにより第1模擬速度指令信号が上位制御器10aCのコネクタ48CN3から得られコネクタ45CN3から出力され、実速度ゲインと実積分ゲインとが上位制御器10aCのコネクタ48CN2から得られコネクタ45CN2から出力され、模擬速度ゲインと模擬積分ゲインとが上位制御器10aCのコネクタ48CN4から得られコネクタ45CN4から出力される。図34に示す上位制御器10aCにおいて、コネクタ48CN1を介

して入力された実速度指令が模擬指令変換器10a1のコネクタ8CN1に入力され、コネクタ48CN5を介して入力された模擬速度信号が第2信号処理器10a6のコネクタ13CN1に入力され、コネクタ48CN6を介して入力されたゲイン子群が中央処理器10a7Cのコネクタ49CN10に入力され、模擬指令変換器10a1と規範応答発生器10a2Aと第3信号処理器10a3と第1信号処理器10a4と評価関数器10a5と第2信号処理器10a6と中央処理器10a7と第2数値処理器10a8Cと第1数値処理器10a9Cとより、第3信号処理器10a3のコネクタ10CN1より得られた第1模擬速度指令信号が48CN3から出力され、中央処理器10a7Cのコネクタ49CN9より得られた評価値配列とゲイン親群とが48CN7から出力され、第1数値処理器10a9Cのコネクタ50CN2より得られた実速度ゲインと実積分ゲインとが48CN2から出力され、第2数値処理器10a8Cのコネクタ50CN2より得られた模擬速度ゲインと模擬積分ゲインとが48CN4から出力される。第1数値処理器10a9Cは、コネクタ50CN1を介して入力された新しい実ゲイン配列を実速度ゲインと実積分ゲインと実補償ゲインとに分離させ、コネクタ50CN2から出力させ、実PI制御部7Bの実速度ゲインと実積分ゲインと実補償器13Aの実補償ゲインとを更新させる手段を有するものである。第2数値処理器10a8Cは、コネクタ51CN1を介して入力された新しい模擬ゲイン配列を模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとに分離させ、コネクタ51CN2から出力させ、模擬PI制御部8Bの模擬速度ゲインと模擬積分ゲインと模擬補償器14Aの模擬補償ゲインとを更新させる手段を有するものである。図33に示す中央処理器10a7Cにおいて、第1C工程と、第2C工程と、調整工程10a7aとを図33に示す手順で行う。第1A工程は、模擬速度指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、速度ゲインと積分ゲインと補償ゲインとを含むゲイン配列となるように設定されたものである。第2A工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。調整工程10a7aについては実施例1で説明したので、ここでは省略する。図30に示す実補償器13Aにおいて、コネクタ47CN1を介して入力された実速度指令に対して、微分器と係数器により第2実トルク信号が求められ、コネクタ47CN2から出力される。ただし、コネクタ47CN3を介して入力された実補償ゲインの更新によって、前記係数器の係数が更新される。図32に示す模擬補償器14Aにおいて、コネクタ46CN1を介して入力された模擬位置指令に対して、微分器と係数器により第2模擬トルク信号が求められ、コネクタ46CN2から出力される。ただし、コネクタ46CN3を介して入力された模擬補償ゲインの更新によって、前記係数器の係数が更新される。

【0016】以下、本発明の実施例7を、図35~図47を参照しながら説明する。図35は、本発明の実施例7の全体を示すブロック図である。図35において、本発明の実施例7は、機械システム12と、観測器4と、位置指令発生器6と、実PID制御部7と、模擬PID制御部8と、2慣性数値モデル9Cと、評価部10Dと、実補償部13Bと、模擬補償部14Bと、加算器15と、加算器16とから構成されている。機械システム12と観測器4と位置指令発生器6は従来装置のものと同一である。実PID制御部7と、模擬PID制御部8と、加算器15と、加算器16は、前述したものであり、以下、それらの説明を省略する。図40は、実補償器13Bの詳細な構成を示すブロック図である。図40において、実補償器13Bは、第1実補償器13cBと、第2実補償器13dBと、実スイッチ13aBとから構成されている。図41は、第1実補償器13bBの詳細な構成を示すブロック図である。図41において、実補償器13bBは、1つの2次微分器と、1つの係数器とから構成されている。図42は、第2実補償器13cBの詳細な構成を示すブロック図である。図42において、実補償器13cBは、1つの2次微分器と、2つの係数器と、1つ加算器とから構成されている。図43は、第2実補償器13dBの詳細な構成を示すブロック図である。図43において、実補償器13dBは、1つの2次微分器と、1つの微分器と、3つの係数器と、1つ加算器とから構成されている。図36は、模擬補償器14Bの詳細な構成を示すブロック図である。図36において、模擬補償器14Bは、第1模擬補償器14cBと、第2模擬補償器14dBと、模擬スイッチ14aBとから構成されている。図37は、第1模擬補償器14bBの詳細な構成を示すブロック図である。図37において、模擬補償器14bBは、1つの2次微分器と、1つの係数器とから構成されている。図38は、第2模擬補償器14cBの詳細な構成を示すブロック図である。図38において、模擬補償器14cBは、1つの2次微分器と、2つの係数器と、1つ加算器とから構成されている。図39は、第2模擬補償器14dBの詳細な構成を示すブロック図である。図39において、模擬補償器14dBは、1つの2次微分器と、1つの微分器と、3つの係数器と、1つ加算器とから構成されている。図44は、2慣性数値モデル9Cの詳細な構成を示すブロック図である。図44において、2慣性数値モデル9Cは、4つ積分器と2つの係数器と2つの減算器と1つの加算器とから構成されている。図45は、上述評価部10Dの詳細な構成を示すブロック図である。図45において、評価部10Dは、上位制御器10aDと最適化調整器10bとから構成されている。最適化調整器10bは、前述したものであり、以下、その説明を省略する。図47は、上述上位制御器10aDの詳細な構成を示すブロック図である。図47において、上位制御器10aDは、模擬指令変換器10a1と、規範応答発

生器10a2と、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、中央処理器10a7Dと、第2数値処理器10a8Dと、第1数値処理器10a9Dとから構成されている。模擬指令変換器10a1と、規範応答発生器10a2と、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6とは、前述したものであり、以下、それらの説明を省略する。図46は、上述中央処理器10a7Dの詳細な構成を示すフローチャートである。図46において、上述中央処理器10a7Dは、調整工程10a7aと、第1D工程と、第2D工程とから構成されている。調整工程10a7aは、前述したものであり、以下、その説明を省略する。

【0017】次に、実施例7の動作を、図35~図47を参照しながら説明する。まず、図44に示す2慣性数値モデル9Cは前記機械システムの入出力特性の近似表現を行うためのものである。図44に示す2慣性数値モデル9Cにおいて、コネクタ55CN1を介して入力された模擬トルク信号に対して、図44に示す4つの積分器と3つの加算器と2つ係数器とによって、模擬位置信号と模擬速度信号とが求められ、それぞれ、コネクタ55CN2とコネクタ55CN3から出力される。図45に示す評価部10Dにおいて、コネクタ52CN1と52CN5とを介して入力された実位置指令と模擬位置信号とを上位制御器10aDのコネクタ62CN1と62CN5とに入力され、上位制御器10aDと最適化調整器10bとにより第1模擬位置指令信号が上位制御器10aDのコネクタ62CN3から得られコネクタ52CN3から出力され、実位置ゲインと実速度ゲインと実積分ゲインと実補償ゲインとが上位制御器10aDのコネクタ62CN2から得られコネクタ52CN2から出力され、模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとが上位制御器10aDのコネクタ62CN4から得られコネクタ52CN4から出力される。図47に示す上位制御器10aDにおいて、コネクタ62CN1を介して入力された実位置指令が模擬指令変換器10a1のコネクタ8CN1に入力され、コネクタ62CN5を介して入力された模擬位置信号が第2信号処理器10a6のコネクタ13CN1に入力され、コネクタ62CN6を介して入力されたゲイン子群が中央処理器10a7Dのコネクタ63CN10に入力され、模擬指令変換器10a1と規範応答発生器10a2と第3信号処理器10a3と第1信号処理器10a4と評価関数器10a5と第2信号処理器10a6と中央処理器10a7Dと第2数値処理器10a8Dと第1数値処理器10a9Dとより、第3信号処理器10a3のコネクタ10CN1より得られた第1模擬位置指令信号が62CN3から出力され、中央処理器10a7Dのコネクタ63CN9より得られた評価値配列とゲイン親群とが62CN7から出力され、第1数値処理器10a9Dのコネクタ64CN2より得られた実位置ゲインと実速度ゲインと実積分ゲインと実補償ゲインとが62CN2から出力され、第2数値処理器10a8Dのコネクタ65CN2より得られた模擬位置ゲインと模擬速度ゲ

インと模擬積分ゲインと模擬補償ゲインとが62CN4から出力される。第1数値処理器10a9Dは、コネクタ64CN1を介して入力された新しい実ゲイン配列を実位置ゲインと実速度ゲインと実積分ゲインと実補償ゲインとに分離させ、コネクタ64CN2から出力させ、実PID制御部7の実位置ゲインと実速度ゲインと実積分ゲインと実補償器13Bの実補償ゲインとを更新させる手段を有するものである。第2数値処理器10a8Dは、コネクタ65CN1を介して入力された新しい模擬ゲイン配列を模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとに分離させ、コネクタ65CN2から出力させ、模擬PID制御部8の模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償器14Bの模擬補償ゲインとを更新させる手段を有するものである。図46に示す中央処理器10a7Bにおいて、第1D工程と、第2D工程と、調整工程10a7aとを図46に示す手順で行う。第1D工程は、模擬位置指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、位置ゲインと速度ゲインと積分ゲインと補償ゲインとを含むゲイン配列となるように設定されたものである。補償ゲインは、補償器の係数とスイッチのスイッチ条件を含むように設定されたものである。第2D工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。図40に示す実補償器13Bにおいて、コネクタ54CN1を介して入力された実位置指令に対して、第1実補償器13cBと、第2実補償器13dBと実スイッチ13aBとにより実スイッチ13aBのコネクタ20CN4から第2実トルク信号が求められ、コネクタ54CN2から出力される。図40に示すスイッチ14aBにおいて、コネクタ20CN1を介して入力された第1実補償トルク信号と、コネクタ20CN2を介して入力された第2実補償トルク信号と、コネクタ20CN3を介して入力された第3実補償トルク信号とに対して、コネクタ20CN5を介して入力された実補償ゲインの第1要素の更新によって、スイッチ14aBのスイッチ条件が更新され、第1実補償トルク信号～第3実補償トルク信号から、どちらの1つが、コネクタ20CN4から第2実トルク信号として出力される。図41に示す第1実補償器13bBにおいて、コネクタ59CN1を介して入力された実位置指令に対して、1つの2次微分器と、1つの係数器とにより第1実補償トルク信号が求められ、コネクタ59CN2から出力される。ただし、コネクタ59CN3を介して入力された実補償ゲインの第2要素の更新によって、前記係数器の係数が更新される。図42に示す第2実補償器13cBにおいて、コネクタ60CN1を介して入力された実位置指令に対して、1つの2次微分器と、2つの係数器と1つの加算器とにより第2実補償トルク信号が求められ、コネクタ60CN2から出力される。ただし、コネクタ

60CN3を介して入力された実補償ゲインの第3要素の更新によって、前記係数器の係数が更新される。図43に示す第3実補償器13dBにおいて、コネクタ61CN1を介して入力された実位置指令に対して、1つの2次微分器と、1つの微分器と、3つの係数器と1つの加算器とにより第3実補償トルク信号が求められ、コネクタ61CN2から出力される。ただし、コネクタ61CN3を介して入力された実補償ゲインの第4要素の更新によって、前記係数器の係数が更新される。図36に示す模擬補償器14Bにおいて、コネクタ53CN1を介して入力された模擬位置指令に対して、第1模擬補償器14cBと、第2模擬補償器13dBと模擬スイッチ14aBとにより模擬スイッチ14aBのコネクタ21CN4から第2模擬トルク信号が求められ、コネクタ53CN2から出力される。図36に示すスイッチ14aBにおいて、コネクタ21CN1を介して入力された第1模擬補償トルク信号と、コネクタ21CN2を介して入力された第2模擬補償トルク信号と、コネクタ21CN3を介して入力された第3模擬補償トルク信号とに対して、コネクタ21CN5を介して入力された模擬補償ゲインの第1要素の更新によって、スイッチ14aBのスイッチ条件が更新され、第1模擬補償トルク信号～第3模擬補償トルク信号から、どちらの1つが、コネクタ21CN4から第2模擬トルク信号として出力される。図37に示す第1模擬補償器14bBにおいて、コネクタ56CN1を介して入力された模擬位置指令に対して、1つの2次微分器と、1つの係数器とにより第1模擬補償トルク信号が求められ、コネクタ56CN2から出力される。ただし、コネクタ56CN3を介して入力された模擬補償ゲインの第2要素の更新によって、前記係数器の係数が更新される。図38に示す第2模擬補償器14cBにおいて、コネクタ57CN1を介して入力された模擬位置指令に対して、1つの2次微分器と、2つの係数器と1つの加算器とにより第2模擬補償トルク信号が求められ、コネクタ57CN2から出力される。ただし、コネクタ57CN3を介して入力された模擬補償ゲインの第3要素の更新によって、前記係数器の係数が更新される。図39に示す第3模擬補償器14dBにおいて、コネクタ58CN1を介して入力された模擬位置指令に対して、1つの2次微分器と、1つの微分器と、3つの係数器と1つの加算器とにより第3模擬補償トルク信号が求められ、コネクタ58CN2から出力される。ただし、コネクタ58CN3を介して入力された模擬補償ゲインの第4要素の更新によって、前記係数器の係数が更新される。

【0018】以下、本発明の実施例8を、図48および図49を参照しながら説明する。図48は、本発明の実施例8の全体を示すブロック図である。図48において、本発明の実施例5は、機械システム12と、視測器4Aと、位置指令発生器6と、実PID制御部7Aと、模擬

PID制御器8Aと、2慣性数値モデル9Dと、評価部10Dと、実補償器13Bと、模擬補償器14Bと、加算器15と、加算器16とから構成されている。負荷機械1と伝達機構2と駆動装置3と観測器4Aと動力変換回路5と位置指令発生器6は従来装置のものと同一である。実PID制御部7Aと、模擬PID制御器8Aと、評価部10と実補償器13と模擬補償器14と、加算器15と、加算器16とは、前述したものであり、以下、それらの説明を省略する。図49は、上述2慣性数値モデル9Dの詳細な構成を示すブロック図である。図49において、上述2慣性数値モデル9Dは、4つ積分器と2つの係数器と2つの減算器と1つの加算器とから構成されている。図49に示す2慣性数値モデル9Dは前記機械システム12の入出力特性の近似表現を行うためのものである。図49に示す2慣性数値モデル9Dにおいて、コネクタ66CN1を介して入力された模擬トルク信号に対して、図49に示す4つの積分器と3つの加算器と2つ係数器とによって、模擬位置信号が求められ、コネクタ66CN3から出力される。

【0019】以下、本発明の実施例9を、図50~図62を参照しながら説明する。図51は、本発明の実施例9の全体を示すブロック図である。図51において、本発明の実施例9は、機械システム12と、観測器4Bと、速度指令発生器6Aと、実PI制御部7Bと、模擬PI制御器8Bと、2慣性数値モデル9Eと、評価部10Eと、実補償器13Cと、模擬補償器14Cと、加算器15と、加算器16とから構成されている。機械システム12と速度指令発生器6Aは従来装置のものと同一である。実PI制御部7Bと、模擬PI制御器8Bと、加算器15と、加算器16とは、前述したものであり、以下、それらの説明を省略する。図56は、実補償器13Cの詳細な構成を示すブロック図である。図56において、実補償器13Cは、第1実補償器13cCと、第2実補償器13dCと、実スイッチ13aBとから構成されている。図57は、第1実補償器13bCの詳細な構成を示すブロック図である。図57において、実補償器13bCは、1つの微分器と、1つの係数器とから構成されている。図58は、第2実補償器13cCの詳細な構成を示すブロック図である。図58において、実補償器13cCは、1つの微分器と、2つの係数器と、1つ加算器とから構成されている。図59は、第3実補償器13dCの詳細な構成を示すブロック図である。図59において、実補償器13dCは、1つの微分器と、3つの係数器と、1つ加算器とから構成されている。図52は、模擬補償器14Cの詳細な構成を示すブロック図である。図52において、模擬補償器14Cは、第1模擬補償器14cCと、第2模擬補償器14dCと、模擬スイッチ14aBとから構成されている。図53は、第1模擬補償器14bCの詳細な構成を示すブロック図である。図53において、模擬補償器14bCは、1つの微分器と、1つの係数器とから構成されて

いる。図54は、第2模擬補償器14cCの詳細な構成を示すブロック図である。図54において、模擬補償器14cCは、1つの微分器と、2つの係数器と、1つ加算器とから構成されている。図55は、第3模擬補償器14dCの詳細な構成を示すブロック図である。図55において、模擬補償器14dCは、1つの微分器と、3つの係数器と、1つ加算器とから構成されている。図50は、2慣性数値モデル9Eの詳細な構成を示すブロック図である。図50において、2慣性数値モデル9Eは、4つ積分器と2つの係数器と2つの減算器と1つの加算器とから構成されている。図60は、上述評価部10Eの詳細な構成を示すブロック図である。図60において、評価部10Eは、上位制御器10aEと最適化調整器10bとから構成されている。最適化調整器10bは、前述したものであり、以下、その説明を省略する。図62は、上述上位制御器10aEの詳細な構成を示すブロック図である。図62において、上位制御器10aEは、模擬指令変換器10a1と、規範応答発生器10a2Aと、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、中央処理器10a7Eと、第2数値処理器10a8Eと、第1数値処理器10a9Eとから構成されている。模擬指令変換器10a1と、規範応答発生器10a2Aと、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6とは、前述したものであり、以下、それらの説明を省略する。図59は、上述中央処理器10a7Eの詳細な構成を示すフローチャートである。図59において、上述中央処理器10a7Eは、調整工程10a7aと、第1E工程と、第2E工程とから構成されている。調整工程10a7aは、前述したものであり、以下、その説明を省略する。

【0020】次に、実施例9の動作を、図50~図62を参照しながら説明する。まず、図50に示す2慣性数値モデル9Eは前記機械システム12の入出力特性の近似表現を行うためのものである。図50に示す2慣性数値モデル9Eにおいて、コネクタ67CN1を介して入力された模擬トルク信号に対して、図50に示す4つの積分器と3つの加算器と2つ係数器とによって、模擬速度信号が求められ、コネクタ67CN3から出力される。図60に示す評価部10Eにおいて、コネクタ66CN1と66CN5とを介して入力された実速度指令と模擬速度信号とを上位制御器10aEのコネクタ78CN1と78CN5とに入力され、上位制御器10aEと最適化調整器10bとにより第1模擬速度指令信号が上位制御器10aEのコネクタ78CN3から得られコネクタ66CN3から出力され、実速度ゲインと実積分ゲインと実補償ゲインとが上位制御器10aEのコネクタ78CN2から得られコネクタ66CN2から出力され、模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとが上位制御器10aEのコネクタ78CN4から得られコネクタ66CN4から出力される。図62に示す上位制御器10aEにおいて、コネクタ78CN1を介して入

力された実速度指令が模擬指令変換器10a1のコネクター8CN1に入力され、コネクター78CN5を介して入力された模擬速度信号が第2信号処理器10a6のコネクター13CN1に入力され、コネクター78CN6を介して入力されたゲイン子群が中央処理器10a7Eのコネクター79CN10に入力され、模擬指令変換器10a1と規範応答発生器10a2Aと第3信号処理器10a3と第1信号処理器10a4と評価関数器10a5と第2信号処理器10a6と中央処理器10a7Eと第2数値処理器10a8Eと第1数値処理器10a9Eとより、第3信号処理器10a3のコネクター10CN1より得られた第1模擬位置指令信号がコネクター78CN3から出力され、中央処理器10a7Eのコネクター79CN9より得られた評価値配列とゲイン親群とがコネクター78CN7から出力され、第1数値処理器10a9Eのコネクター80CN2より得られた実速度ゲインと実積分ゲインと実補償ゲインとがコネクター78CN2から出力され、第2数値処理器10a8Eのコネクター81CN2より得られた模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとがコネクター78CN4から出力される。第1数値処理器10a9Eは、コネクター80CN1を介して入力された新しい実ゲイン配列を実速度ゲインと実積分ゲインと実補償ゲインとに分離させ、コネクター80CN2から出力させ、実PI制御部7Bの実速度ゲインと実積分ゲインと実補償器13Cの実補償ゲインとを更新させる手段を有するものである。第2数値処理器10a8Eは、コネクター81CN1を介して入力された新しい模擬ゲイン配列を模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとに分離させ、コネクター81CN2から出力させ、模擬PI制御部8Bの模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償器14Cの模擬補償ゲインとを更新させる手段を有するものである。図61に示す中央処理器10a7Eにおいて、第1E工程と、第2E工程と、調整工程10a7aとを図61に示す手順で行う。第1E工程は、模擬速度指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、速度ゲインと積分ゲインと補償ゲインとを含むゲイン配列となるように設定されたものである。補償ゲインは、補償器の係数とスイッチのスイッチ条件を含むように設定されたものである。第2工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。図56に示す実補償器13Cにおいて、コネクター70CN1を介して入力された実速度指令に対して、第1実補償器13cCと、第2実補償器13dCと実スイッチ13aBとにより実スイッチ13aBのコネクター20CN4から第2実トルク信号が求められ、コネクター70CN2から出力される。図56に示すスイッチは13aB前述したものであり、以下、その説明を省略する。図57に示す第1実補償器13bCにおいて、コネクター75CN1を介して入力された実速度指令に対して、1つの微分器と、1つの係数器とにより第

1実補償トルク信号が求められ、コネクター75CN2から出力される。ただし、コネクター75CN3を介して入力された実補償ゲインの第2要素の更新によって、前記係数器の係数が更新される。図58に示す第2実補償器13cCにおいて、コネクター76CN1を介して入力された実速度指令に対して、1つの微分器と、2つの係数器と1つの加算器とにより第2実補償トルク信号が求められ、コネクター76CN2から出力される。ただし、コネクター76CN3を介して入力された実補償ゲインの第3要素の更新によって、前記係数器の係数が更新される。図69に示す第3実補償器13dCにおいて、コネクター77CN1を介して入力された実位置指令に対して、1つの微分器と、3つの係数器と1つの加算器とにより第3実補償トルク信号が求められ、コネクター77CN2から出力される。ただし、コネクター77CN3を介して入力された実補償ゲインの第4要素の更新によって、前記係数器の係数が更新される。図52に示す模擬補償器14Cにおいて、コネクター69CN1を介して入力された模擬速度指令に対して、第1模擬補償器14cCと、第2模擬補償器14dCと模擬スイッチ14aBとにより模擬スイッチ14aBのコネクター21CN4から第2模擬トルク信号が求められ、コネクター69CN2から出力される。図52に示すスイッチ14aBは前述したものであり、以下、その説明を省略する。図53に示す第1模擬補償器14bCにおいて、コネクター72CN1を介して入力された模擬速度指令に対して、1つの微分器と、1つの係数器とにより第1模擬補償トルク信号が求められ、コネクター72CN2から出力される。ただし、コネクター72CN3を介して入力された模擬補償ゲインの第2要素の更新によって、前記係数器の係数が更新される。図54に示す第2模擬補償器14cCにおいて、コネクター73CN1を介して入力された模擬速度指令に対して、1つの微分器と、2つの係数器と1つの加算器とにより第2模擬補償トルク信号が求められ、コネクター73CN2から出力される。ただし、コネクター73CN3を介して入力された模擬補償ゲインの第3要素の更新によって、前記係数器の係数が更新される。図55に示す第3模擬補償器14dCにおいて、コネクター74CN1を介して入力された模擬速度指令に対して、1つの微分器と、3つの係数器と1つの加算器とにより第3模擬補償トルク信号が求められ、コネクター74CN2から出力される。ただし、コネクター74CN3を介して入力された模擬補償ゲインの第4要素の更新によって、前記係数器の係数が更新される。

【0021】以下、本発明の実施例10を、図63〜図71を参照しながら説明する。図63は、本発明の実施例10の全体を示すブロック図である。図63において、本発明の実施例10は、機械システム12と、観測器4と、位置指令発生器6と、実PID制御部7と、模擬PID制御器8と、2慣性数値モデル9Fと、評価部1

OFと、実補償部13Bと、模擬補償部14Bと、加算器15と、加算器16とリレー17とから構成されている。機械システム12と観測器4と位置指令発生器6は従来装置のものと同一である。実PID制御部7と、実補償部13Bと、模擬補償部14Bと、模擬PID制御器8と、加算器15と、加算器16は、前述したものであり、以下、それらの説明を省略する。図64は、2慣性数値モデル9Fの詳細な構成を示すブロック図である。図64において、2慣性数値モデル9Fは、4つ積分器と3つの係数器と2つの減算器と1つの加算器とから構成されている。図65は、上述評価部10Fの詳細な構成を示すブロック図である。図65において、評価部10Fは、上位制御器10aFと最適化調整器10bとから構成されている。最適化調整器10bは、前述したものであり、以下、その説明を省略する。図66は、上述上位制御器10aFの詳細な構成を示すブロック図である。図66において、上位制御器10aFは、模擬指令変換器10a1と、規範応答発生器10a2Bと、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、中央処理器10a7Fと、第2数値処理器10a8Dと、第1数値処理器10a9Dと、第3数値処理器10a10とから構成されている。模擬指令変換器10a1と、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、第2数値処理器10a8Dと、第1数値処理器10a9Dとは、前述したものであり、以下、それらの説明を省略する。図67は、上述規範応答発生器10a2Bの詳細な構成を示すブロック図である。図67において、規範応答発生器10a2Bは、制御ゲイン調整用規範応答発生器10a2aと、リレー17の接点セット17bとから構成されている。制御ゲイン調整用規範応答発生器10a2aは、前述したものであり、以下、その説明を省略する。図68は、上述リレー17の詳細な構成を示すブロック図である。図68において、リレー17は、通常使われているものであり、少なくとも、接点セット17aと、接点セット17bと、リレー条件側とから構成されている。図69は、上述中央処理器10a7Fの詳細な構成を示すフローチャートである。図69において、上述中央処理器10a7Fは、第1F工程と、第2F工程と、同定工程10a7bと、第1G工程と、第2G工程と、調整工程10a7aとから構成されている。調整工程10a7aは、前述したものであり、以下、その説明を省略する。図70は、上述同定工程10a7bの詳細な構成を示すフローチャートである。図70において、同定工程10a7bは、第12工程～第14工程と、第3a工程と、第4a工程と、第5工程と、第7工程～第10工程と、第1リレー制御部と、第2リレー制御部と、第1ループ制御器と、第2ループ制御器とから構成されている。

【0022】次に、実施例10の動作を、図63～図70を参照しながら説明する。まず、図63に示す2慣性数値モデル9Fは前記機械システムの入出力特性の近似

表現を行うためのものである。図63に示す2慣性数値モデル9Fにおいて、コネクタ83CN1を介して入力された模擬トルク信号に対して、図63に示す4つの積分器と1つの加算器と3つ係数器と2つの減算器とによって、模擬位置信号と模擬速度信号とが求められ、それぞれ、コネクタ83CN2とコネクタ83CN3から出力される。ただし、コネクタ83CN4を介して入力された数値ゲインの更新によって、2慣性数値モデル9Fの係数器の各係数が更新される。図64に示す評価部10Fにおいて、コネクタ82CN1と82CN5とを介して入力された実位置指令と模擬位置信号とが上位制御器10aFのコネクタ84CN1と84CN5とに入力され、コネクタ82CN8を介して入力された実位置信号が上位制御器10aFのコネクタ84C10に入力され、上位制御器10aFと最適化調整器10bとにより、第1模擬位置指令信号が上位制御器10aFのコネクタ84CN3から得られコネクタ82CN3から出力され、実位置ゲインと実速度ゲインと実積分ゲインと実補償ゲインとが上位制御器10aFのコネクタ84CN2から得られコネクタ82CN2から出力され、模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとが上位制御器10aFのコネクタ84CN4から得られコネクタ82CN4から出力され、第1実位置指令信号が上位制御器10aFのコネクタ84CN9から得られコネクタ82CN7から出力される。図66に示す上位制御器10aFにおいて、コネクタ84CN1を介して入力された実位置指令が模擬指令変換器10a1のコネクタ8CN1に入力され、コネクタ84CN5を介して入力された模擬位置信号が第2信号処理器10a6のコネクタ13CN1に入力され、コネクタ84CN6を介して入力されたゲイン子群が中央処理器10a7Fのコネクタ86CN10に入力され、コネクタ84CN10を介して入力された実位置信号が規範応答発生器10a2Bのコネクタ85CN6に入力され、模擬指令変換器10a1と規範応答発生器10a2Bと第3信号処理器10a3と第1信号処理器10a4と評価関数器10a5と第2信号処理器10a6と中央処理器10a7Dと第2数値処理器10a8Dと第1数値処理器10a9Dと第3数値処理器10a10とより、第3信号処理器10a3のコネクタ10CN1より得られた第1模擬位置指令信号が84CN3から出力され、中央処理器10a7Fのコネクタ86CN9より得られた評価値配列とゲイン親群とが84CN7から出力され、第1数値処理器10a9Dのコネクタ61CN2より得られた実位置ゲインと実速度ゲインと実積分ゲインと実補償ゲインとが84CN2から出力され、第2数値処理器10a8Dのコネクタ65CN2より得られた模擬位置ゲインと模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとが84CN4から出力され、第3数値処理器10a10のコネクタ87CN2より得られた数値ゲインがコネクタ84CN8から出力され、規範応答発生器10a2Bのコネクタ85CN5より得られた第1実位置指令信号が84CN9から出力される。図67に示す規範応答発生器10a

2Bにおいて、コネクタ85CN1を介して入力された第2模擬位置指令信号が制御ゲイン調整用規範応答発生器10a2aのコネクタ22CN2に入力され、コネクタ85CN6を介して入力された実位置信号がリレー17の接点セット17bに入力され、調整用規範応答発生器10a2aと接点セット17bの状況とにより、規範応答信号が、接点セット17bの出力より得られた、コネクタ85CN4から出力される。制御ゲイン調整用規範応答発生器10a2aは、前述したものであり、以下、それらの説明を省略する。図69に示す中央処理器10a7Fにおいて、第1F工程と、第2F工程と、同定工程10a7bと、第1G工程と、第2G工程と、調整工程10a7aとを図69に示す手順で行う。第1F工程は、模擬位置指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、上述2慣性数値モデル9Fの各係数器の係数を含む数値ゲイン配列となるように設定されたものである。第2F工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。第1G工程は、模擬位置指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、位置ゲインと速度ゲインと積分ゲインと補償ゲインとを含むゲイン配列となるように設定されたものである。補償ゲインは、補償器の係数とスイッチのスイッチ条件を含むように設定されたものである。第2G工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。調整工程10a7aは、前述したものであり、以下、それらの説明を省略する。図70に示す同定工程10a7bにおいて、第12工程～第14工程と、第7工程～第10工程と、同定工程10a7bと、第3a工程と、第4a工程と、第5工程と、第1ループ制御器と、第2ループ制御器と、第1リレー制御部と、第2リレー制御部とを図70に示す手順で行う。第12工程は、コネクタ86CN5を介して、第1数値処理器10a9Dのコネクタ64CN1に、実ゲイン配列の初期値を書き込み、次の操作に入る。それによって、実PID制御部と実補償部との各ゲインが初期化される。第13工程は、コネクタ86CN4を介して、第2数値処理器10a8Dのコネクタ65CN1に、模擬ゲイン配列の初期値を書き込み、次の操作に入る。それによって、模擬PID制御部と模擬補償部との各ゲインが初期化される。第1リレー制御部は、リレー17をONにする。それによって、2慣性数値モデル9Fを同定するためのモードになる。第3a工程は、コネクタ86CN8を介して模擬指令変換器10a1のコネクタ8CN2に模擬位置指令配列を書き込む。それによって、模擬指令変換器10a1のコネクタ8CN3から第2模擬指令信号が得られる。第4a工程は、コネクタ86CN7を介して規範応答発生器10a2Bの

クタ85CN3に規範ゲインを書き込む。それによって、規範応答発生器10a2Bのコネクタ85CN2から規範指令信号が得られ、規範応答発生器10a2Bのコネクタ85CN4から規範応答信号が得られる。第5工程と、第1ループ制御器と、第2ループ制御器と、第7工程～第10工程とは、前述したものであり、以下、それらの説明を省略する。第14工程は、コネクタ86CN1を介して、ゲイン親群の1つの親である数値ゲイン配列を一定の順位で第3数値処理器10a10のコネクタ87CN1に書き込む。それによって、第3数値処理器10a10のコネクタ87CN2を介して、2慣性数値モデル9Fの各係数器の係数が更新される。第2リレー制御部は、リレー17をOFFにする。それによって、制御ゲインを同定するためのモードになる。

【0023】以下、本発明の実施例11を、図71および図72を参照しながら説明する。図71は、本発明の実施例11の全体を示すブロック図である。図71において、本発明の実施例11は、機械システム12と、観測器4Aと、位置指令発生器6と、実PID制御部7Aと、模擬PID制御器8Aと、2慣性数値モデル9Gと、評価部10Fと、実補償部13Bと、模擬補償部14Bと、加算器15と、加算器16とリレー17とから構成されている。機械システム12と観測器4と位置指令発生器6は従来装置のものと同一である。実PID制御部7Aと、実補償部13Bと、模擬補償部14Bと、模擬PID制御器8Aと、加算器15と、加算器16と、リレー17と、評価部10Fとは、前述したものであり、以下、それらの説明を省略する。図72は、上述2慣性数値モデル9Gの詳細な構成を示すブロック図である。図72において、上述2慣性数値モデル9Gは、4つ積分器と3つの係数器と2つの減算器と1つの加算器とから構成されている。図72に示す2慣性数値モデル9Gは前記機械システムの入出力特性の近似表現を行うためのものである。図72に示す2慣性数値モデル9Gにおいて、コネクタ88CN1を介して入力された模擬トルク信号に対して、図72に示す4つの積分器と1つの加算器と3つ係数器と2つの減算器とによって、模擬位置信号が求められ、それぞれ、コネクタ88CN3から出力される。ただし、コネクタ88CN4を介して入力された数値ゲインの更新によって、2慣性数値モデル9Gの係数器の各係数が更新される。

【0024】以下、本発明の実施例12を、図73～図78を参照しながら説明する。図74は、本発明の実施例12の全体を示すブロック図である。図74において、本発明の実施例12は、機械システム12と、観測器4Bと、速度指令発生器6Aと、実PI制御部7Bと、模擬PI制御器8Bと、2慣性数値モデル9Hと、評価部10Gと、実補償器13Cと、模擬補償器14Cと、加算器15と、加算器16とリレー17とから構成されている。機械システム12と速度指令発生器6Aは従来装置

のものと同一である。実PI制御部7Bと、模擬PI制御器8Bと、加算器15と、加算器16と、リレー17と、実補償器13Cと、模擬補償器14Cとは、前述したものであり、以下、それらの説明を省略する。図73は、上述2慣性数値モデル9Hの詳細な構成を示すブロック図である。図73において、上述2慣性数値モデル9Hは、4つ積分器と3つの係数器と2つの減算器と1つの加算器とから構成されている。図75は、上述評価部10Gの詳細な構成を示すブロック図である。図75において、評価部10Gは、上位制御器10aGと最適化調整器10bとから構成されている。最適化調整器10bは、前述したものであり、以下、その説明を省略する。図76は、上述上位制御器10aGの詳細な構成を示すブロック図である。図76において、上位制御器10aGは、模擬指令変換器10a1と、規範応答発生器10a2Cと、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、中央処理器10a7Fと、第2数値処理器10a8Eと、第1数値処理器10a9Eと、第3数値処理器10a10とから構成されている。模擬指令変換器10a1と、第3信号処理器10a3と、第1信号処理器10a4と、評価関数器10a5と、第2信号処理器10a6と、第2数値処理器10a8Eと、第1数値処理器10a9Eとは、前述したものであり、以下、それらの説明を省略する。図77は、上述規範応答発生器10a2Cの詳細な構成を示すブロック図である。図77において、規範応答発生器10a2Cは、制御ゲイン調整用規範応答発生器10a2aAと、リレー17の接点セット17bとから構成されている。制御ゲイン調整用規範応答発生器10a2aAとリレー17とは、前述したものであり、以下、その説明を省略する。図78は、上述中央処理器10a7Gの詳細な構成を示すフローチャートである。図78において、上述中央処理器10a7Gは、第III工程と、第2II工程と、同定工程10a7bと、第II工程と、第2I工程と、調整工程10a7aとから構成されている。調整工程10a7aと同定工程10a7bとは、前述したものであり、以下、その説明を省略する。

【0025】次に、実施例12の動作を、図73~図78を参照しながら説明する。まず、図73に示す2慣性数値モデル9Hは前記機械システムの入出力特性の近似表現を行うためのものである。図73に示す2慣性数値モデル9Hにおいて、コネクタ89CN1を介して入力された模擬トルク信号に対して、図73に示す4つの積分器と1つの加算器と3つ係数器と2つの減算器とによって、模擬速度信号が求められ、コネクタ89CN2から出力される。ただし、コネクタ89CN4を介して入力された数値ゲインの更新によって、2慣性数値モデル9Hの係数器の各係数が更新される。図75に示す評価部10Gにおいて、コネクタ90CN1と90CN5とを介して入力された実速度指令と模擬速度信号とが上位制御器10aGのコネクタ91CN1と91CN5とに入力され、コネクタ90CN8を介して入力された実速度信号が上位制御器10aG

のコネクタ91CN10に入力され、上位制御器10aGと最適化調整器10bとにより、第1模擬速度指令信号が上位制御器10aGのコネクタ91CN3から得られコネクタ90CN3から出力され、実速度ゲインと実積分ゲインと実補償ゲインとが上位制御器10aGのコネクタ91CN2から得られコネクタ90CN2から出力され、模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとが上位制御器10aGのコネクタ91CN4から得られコネクタ90CN4から出力され、第1実速度指令信号が上位制御器10aGのコネクタ91CN9から得られコネクタ90CN7から出力される。図76に示す上位制御器10aGにおいて、コネクタ91CN1を介して入力された実速度指令が模擬指令変換器10a1のコネクタ8CN1に入力され、コネクタ91CN5を介して入力された模擬速度信号が第2信号処理器10a6のコネクタ13CN1に入力され、コネクタ91CN6を介して入力されたゲイン子群が中央処理器10a7Gのコネクタ93CN10に入力され、コネクタ91CN10を介して入力された実速度信号が規範応答発生器10a2Cのコネクタ92CN6に入力され、模擬指令変換器10a1と規範応答発生器10a2Cと第3信号処理器10a3と第1信号処理器10a4と評価関数器10a5と第2信号処理器10a6と中央処理器10a7Dと第2数値処理器10a8Eと第1数値処理器10a9Eと第3数値処理器10a10とより、第3信号処理器10a3のコネクタ10CN1より得られた第1模擬速度指令信号が91CN3から出力され、中央処理器10a7Gのコネクタ93CN9より得られた評価値配列とゲイン親群とが91CN7から出力され、第1数値処理器10a9Eのコネクタ80CN2より得られた実速度ゲインと実積分ゲインと実補償ゲインとが91CN2から出力され、第2数値処理器10a8Eのコネクタ81CN2より得られた模擬速度ゲインと模擬積分ゲインと模擬補償ゲインとが91CN4から出力され、第3数値処理器10a10のコネクタ87CN2より得られた数値ゲインがコネクタ91CN8から出力され、規範応答発生器10a2Cのコネクタ92CN5より得られた第1実速度指令信号が91CN9から出力される。図77に示す規範応答発生器10a2Cにおいて、コネクタ92CN1を介して入力された第2模擬速度指令信号が制御ゲイン調整用規範応答発生器10a2aAのコネクタ36CN2に入力され、コネクタ92CN6を介して入力された実速度信号がリレー17の接点セット17bに入力され、調整用規範応答発生器10a2aAと接点セット17bの状況とにより、規範応答信号が、接点セット17bの出力より得られた、コネクタ92CN4から出力される。制御ゲイン調整用規範応答発生器10a2aAは、前述したものであり、以下、それらの説明を省略する。図78に示す中央処理器10a7Gにおいて、第III工程と、第2II工程と、同定工程10a7bと、第II工程と、第2I工程と、調整工程10a7aとを図69に示す手順で行う。第III工程は、模擬速度指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群

の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、上述2慣性数値モデル9Hの各係数器の係数を含む数値ゲイン配列となるように設定されたものである。第2H工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。第1I工程は、模擬速度指令配列と、規範ゲインと、第1サイズ配列と、第2サイズ配列と、第3サイズ配列と、ゲイン子群の子の数と、ゲイン親群の親の数と、世代数とを設定する。ただし、ゲイン親群の親ゲインは、速度ゲインと積分ゲインと補償ゲインとを含むゲイン配列となるように設定されたものである。補償ゲインは、補償器の係数とスイッチのスイッチ条件を含むように設定されたものである。第2I工程は、ゲイン親群をランダムで初期化し、ゲイン親群をコード化する。

【0026】

【発明の効果】 上述のように、本発明の請求項1～3は、観測器4と実PID制御部7とからなる実制御部18に対して、実PID制御部7と同一な構造を持つ模擬PID制御部8と、評価部10と、上述機械システム12の近似計算を行うための2慣性数値モデル9とを付加することにより、位置および速度計測器をもつ位置決め用のPID制御において、PID制御ゲインを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項4は、観測器4Aと実PID制御部7Aとからなる実制御部18Aに対して、実PID制御部7Aと同一な構造を持つ模擬PID制御部8Aと、評価部10と、上述機械システム12の近似計算を行うための2慣性数値モデル9Aとを付加することにより、位置計測器をもつ位置決め用のPID制御において、PID制御ゲインを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項5は、観測器4Bと実PI制御部7Bとからなる実制御部18Bに対して、実PI制御部7Bと同一な構造を持つ模擬PI制御部8Bと、評価部10Aと、上述機械システム12の近似計算を行うための2慣性数値モデル9Bとを付加することにより、速度計測器をもつ速度決め用のPI制御において、PI制御ゲインを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項6は、観測器4と実PID制御部7と実補償部13からなる実制御部18Cに対して、実制御部18Cと同一な構造を持つ模擬PID制御部8と模擬補償部14とからなる模擬制御部19Cと、評価部10Bと、上述機械システム12の近似計算を行うための2慣性数値モデル9とを付加することにより、位置および速度計測器をもつ位置決め用の補償器付きPID制御において、PID制御ゲイン及び補償器ゲインを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項7は、観測器4Aと実PID制御部7Aと実補償部13からなる実制御部18Dに対して、実制御部18Dと同一な構造を持つ模擬PID制御部8Aと模擬補償部14とからなる模擬制御部19Dと、評価部10Bと、上述機械システム12

の近似計算を行うための2慣性数値モデル9Aとを付加することにより、位置計測器をもつ位置決め用の補償器付きPID制御において、PID制御ゲイン及び補償器ゲインを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項8は、観測器4Bと実PI制御部7Bと実補償部13Aからなる実制御部18Eに対して、実制御部18Eと同一な構造を持つ模擬PI制御部8Bと模擬補償部14Aとからなる模擬制御部19Eと、評価部10Bと、上述機械システム12の近似計算を行うための2慣性数値モデル9Bとを付加することにより、速度計測器をもつ速度決め用の補償器付きPI制御において、PI制御ゲイン及び補償器ゲインを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項9は、観測器4と実PID制御部7と実補償部13Bからなる実制御部18Fに対して、実制御部18Fと同一な構造を持つ模擬PID制御部8と模擬補償部14Bとからなる模擬制御部19Fと、評価部10Dと、上述機械システム12の近似計算を行うための2慣性数値モデル9Cとを付加することにより、位置および速度計測器をもつ位置決め用の補償器群付きPID制御において、PID制御ゲインと補償器の種類と補償器ゲインとを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項10は、観測器4Aと実PID制御部7Aと実補償部13Bからなる実制御部18Gに対して、実制御部18Gと同一な構造を持つ模擬PID制御部8Aと模擬補償部14Bとからなる模擬制御部19Gと、評価部10Dと、上述機械システム12の近似計算を行うための2慣性数値モデル9Dとを付加することにより、位置計測器をもつ位置決め用の補償器群付きPID制御において、PID制御ゲインと補償器の種類と補償器ゲインとを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項11は、観測器4Bと実PI制御部7Bと実補償部13Cからなる実制御部18Hに対して、実制御部18Hと同一な構造を持つ模擬PI制御部8Bと模擬補償部14Cとからなる模擬制御部19Hと、評価部10Eと、上述機械システム12の近似計算を行うための2慣性数値モデル9Eとを付加することにより、速度計測器をもつ速度決め用の補償器群付きPI制御において、PI制御ゲインと補償器の種類と補償器ゲインとを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項12～13は、観測器4と実PID制御部7と実補償部13Bからなる実制御部18Fに対して、実制御部18Fと同一な構造を持つ模擬PID制御部8と模擬補償部14Bとからなる模擬制御部19Fと、評価部10Fと、上述機械システム12の近似計算を行うための2慣性数値モデル9Fとを付加することにより、位置および速度計測器をもつ位置決め用の補償器群付きPID制御において、上述機械システム12におけるパラメータの同定とPID制御ゲインと補償器の種類と補償器ゲインとを自動的により高速かつ最適に調整することできる効果が

ある。本発明の請求項 14 は、観測器 4A と実 P I D 制御部 7A と実補償部 13B からなる実制御部 18G に対して、実制御部 18G と同一な構造を持つ模擬 P I D 制御部 8A と模擬補償部 14B とからなる模擬制御部 19G と、評価部 10G と、上述機械システム 12 の近似計算を行うための 2 慣性数値モデル 9G とを付加することにより、位置計測器をもつ位置決めの補償器群付き P I D 制御において、上述機械システム 12 におけるパラメータの同定と P I D 制御ゲインと補償器の種類と補償器ゲインとを自動的により高速かつ最適に調整することできる効果がある。本発明の請求項 15 は、観測器 4B と実 P I 制御部 7B と実補償部 13C からなる実制御部 18H に対して、実制御部 18H 同一な構造を持つ模擬 P I 制御部 8B と模擬補償部 14C とからなる模擬制御部 19H と、評価部 10H と、上述機械システム 12 の近似計算を行うための 2 慣性数値モデル 9H とを付加することにより、速度計測器をもつ速度決めの補償器群付き P I 制御において、上述機械システム 12 におけるパラメータの同定と P I 制御ゲインと補償器の種類と補償器ゲインとを自動的により高速かつ最適に調整することできる効果がある。

【図面の簡単な説明】

【図 1】本発明の実施例 1 を示すブロック図である。

【図 2】本発明の実施例 1 の 2 慣性数値モデルを示すブロック図である。

【図 3】本発明の実施例 1 の実 P I D 制御部を示すブロック図である。

【図 4】本発明の実施例 1 の模擬 P I D 制御部を示すブロック図である。

【図 5】本発明の実施例 1 の評価部を示すブロック図である。 30

【図 6】本発明の実施例 1 の上位制御部を示すブロック図である。

【図 7】本発明の実施例 1 の模擬指令変換器を示すブロック図である。

【図 8】本発明の実施例 1 の規範応答発生器を示すブロック図である。

【図 9】本発明の実施例 1 の中央処理器を示すフローチャートである。

【図 10】本発明の実施例 2 のブロック図である。 40

【図 11】本発明の実施例 2 の 2 慣性数値モデルを示すブロック図である。

【図 12】本発明の実施例 2 の実 P I D 制御部を示すブロック図である。

【図 13】本発明の実施例 2 の模擬 P I D 制御部を示すブロック図である。

【図 14】本発明の実施例 3 の実 P I 制御部を示すブロック図である。

【図 15】本発明の実施例 3 の模擬 P I 制御部を示すブロック図である。

【図 16】本発明の実施例 3 のブロック図である。

【図 17】本発明の実施例 3 の評価部を示すブロック図である。

【図 18】本発明の実施例 3 の上位制御部を示すブロック図である。

【図 19】本発明の実施例 3 の中央処理器を示すフローチャートである。

【図 20】本発明の実施例 3 の規範応答発生器を示すブロック図である。

【図 21】本発明の実施例 3 の 2 慣性数値モデルを示すブロック図である。

【図 22】本発明の実施例 4 のブロック図である。

【図 23】本発明の実施例 4 の実補償部を示すブロック図である。

【図 24】本発明の実施例 4 の評価部を示すブロック図である。

【図 25】本発明の実施例 4 の模擬補償部を示すブロック図である。

【図 26】本発明の実施例 4 の中央処理器を示すフローチャートである。

【図 27】本発明の実施例 4 の上位制御部を示すブロック図である。

【図 28】本発明の実施例 5 のブロック図である。

【図 29】本発明の実施例 6 のブロック図である。

【図 30】本発明の実施例 6 の実補償部を示すブロック図である。

【図 31】本発明の実施例 6 の評価部を示すブロック図である。

【図 32】本発明の実施例 6 の模擬補償部を示すブロック図である。

【図 33】本発明の実施例 6 の中央処理器を示すフローチャートである。

【図 34】本発明の実施例 6 の上位制御部を示すブロック図である。

【図 35】本発明の実施例 7 のブロック図である。

【図 36】本発明の実施例 7 の模擬補償部を示すブロック図である。

【図 37】本発明の実施例 7 の第 1 模擬補償部を示すブロック図である。

【図 38】本発明の実施例 7 の第 2 模擬補償部を示すブロック図である。 40

【図 39】本発明の実施例 7 の第 3 模擬補償部を示すブロック図である。

【図 40】本発明の実施例 7 の実補償部を示すブロック図である。

【図 41】本発明の実施例 7 の第 1 実補償部を示すブロック図である。

【図 42】本発明の実施例 7 の第 2 実補償部を示すブロック図である。

50 【図 43】本発明の実施例 7 の第 3 実補償部を示すブ

ック図である。

【図 44】本発明の実施例 7 の 2 慣性数値モデルを示すブロック図である。

【図 45】本発明の実施例 7 の評価部を示すブロック図である。

【図 46】本発明の実施例 7 の中央処理器を示すフローチャートである。

【図 47】本発明の実施例 7 の上位制御部を示すブロック図である。

【図 48】本発明の実施例 8 のブロック図である。

【図 49】本発明の実施例 8 の 2 慣性数値モデルを示すブロック図である。

【図 50】本発明の実施例 9 の 2 慣性数値モデルを示すブロック図である。

【図 51】本発明の実施例 9 のブロック図である。

【図 52】本発明の実施例 9 の模擬補償部を示すブロック図である。

【図 53】本発明の実施例 9 の第 1 模擬補償部を示すブロック図である。

【図 54】本発明の実施例 9 の第 2 模擬補償部を示すブロック図である。

【図 55】本発明の実施例 9 の第 3 模擬補償部を示すブロック図である。

【図 56】本発明の実施例 9 の実補償部を示すブロック図である。

【図 57】本発明の実施例 9 の第 1 実補償部を示すブロック図である。

【図 58】本発明の実施例 9 の第 2 実補償部を示すブロック図である。

【図 59】本発明の実施例 9 の第 3 実補償部を示すブロック図である。

【図 60】本発明の実施例 9 の評価部を示すブロック図である。

【図 61】本発明の実施例 9 の中央処理器を示すフローチャートである。

【図 62】本発明の実施例 9 の上位制御部を示すブロック図である。

【図 63】本発明の実施例 10 のブロック図である。

【図 64】本発明の実施例 10 の 2 慣性数値モデルを示すブロック図である。

【図 65】本発明の実施例 10 の評価部を示すブロック図である。

【図 66】本発明の実施例 10 の上位制御部を示すブロック図である。

【図 67】本発明の実施例 10 の規範応答発生器を示すブロック図である。

【図 68】本発明の実施例 10 のリレーを示すブロック図である。

【図 69】本発明の実施例 10 の中央処理器を示すフローチャートである。

【図 70】本発明の実施例 10 の同定工程を示すフローチャートである。

【図 71】本発明の実施例 11 のブロック図である。

【図 72】本発明の実施例 11 の 2 慣性数値モデルを示すブロック図である。

【図 73】本発明の実施例 12 の 2 慣性数値モデルを示すブロック図である。

【図 74】本発明の実施例 12 のブロック図である。

【図 75】本発明の実施例 12 の評価部を示すブロック図である。

【図 76】本発明の実施例 12 の上位制御部を示すブロック図である。

【図 77】本発明の実施例 12 の規範応答発生器を示すブロック図である。

【図 78】本発明の実施例 12 の中央処理器を示すフローチャートである。

【図 79】従来制御装置を示すブロック図である。

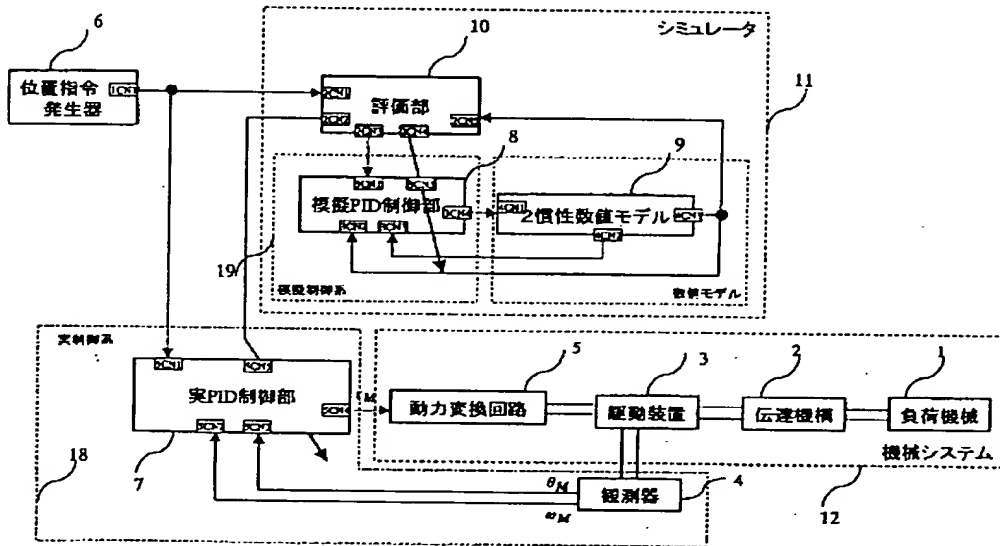
【符号の説明】

- 1 負荷機械
- 2 伝達機構
- 3 駆動装置
- 4, 4A, 4B 観測器
- 5 動力変換回路
- 6 位置指令発生器
- 6A 速度指令発生器
- 7, 7A 実 P I D 制御部
- 7B 実 P I 制御部
- 8, 8A 模擬 P I D 制御器
- 8B 模擬 P I 制御器
- 9, 9A, 9B, 9C, 9D, 9E, 9F, 9G, 9H 2 慣性数値モデル
- 10, 10A, 10B, 10C, 10D, 10E, 10F, 10G, 10H 評価部
- 10a, 10aA, 10aB, 10aC, 10aD, 10aE, 10aF, 10aG, 10aH 上位制御器
- 10a1 模擬指令変換器
- 10a1a 第 4 数値処理器
- 10a1b 模擬指令発生器
- 10a1c 模擬指令処理器
- 10a2, 10a2A, 10a2B, 10a2C 規範応答発生器
- 10a2a, 10a2aA 制御ゲイン調整用規範応答発生器
- 10a3 第 3 信号処理器
- 10a4 第 1 信号処理器
- 10a5 評価関数器
- 10a6 第 2 信号処理器
- 10a7, 10a7A, 10a7B, 10a7C, 10a7D, 10a7E, 10a7F, 10a7G 中央処理器

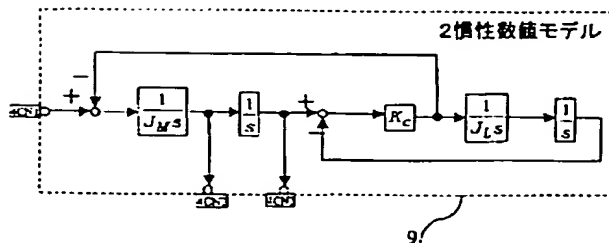
10a7a 調整工程
 10a7b 同定工程
 10a8、10a8A、10a8B、10a8C、10a8D、10a8E 第2数値処理器
 10a9、10a9A、10a9B、10a9C、10a9D、10a9E 第1数値処理器
 10a10 第3数値処理器
 10b 最適化調整器
 11、11A、11B、11C、11D、11E、11F、11G、11H、11I、11J、11K シミュレータ
 12 機械システム
 13、13A、13B、13C 実補償部
 13Ab 実スイッチ

13bB 第1実補償器
 13cB 第1実補償器
 13dB 第1実補償器
 14、14A、14B、14C 模擬補償部
 14aB 模擬スイッチ
 14bB 第1模擬補償器
 14cB 第1模擬補償器
 14dB 第1模擬補償器
 15、16 加算器
 17 リレー
 18、18A、18B、18C、18D、18E、18F、18G、18H 実制御部
 19、19A、19B、19C、19D、19E、19F、19G、19H 模擬制御部

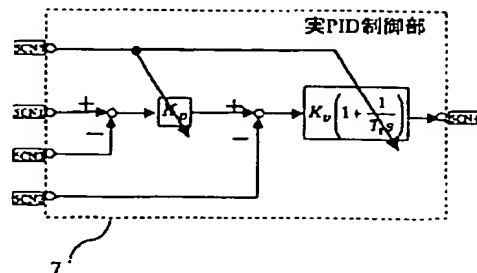
【図1】



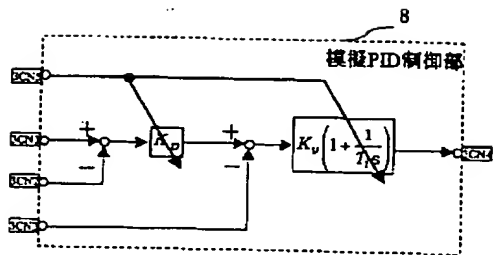
【図2】



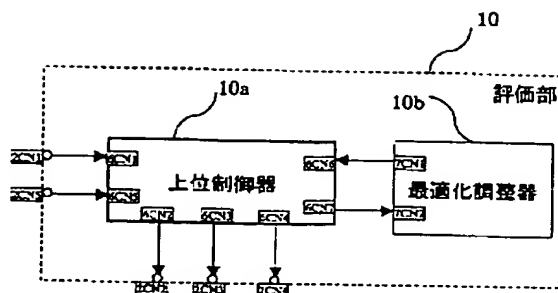
【図3】



【図4】

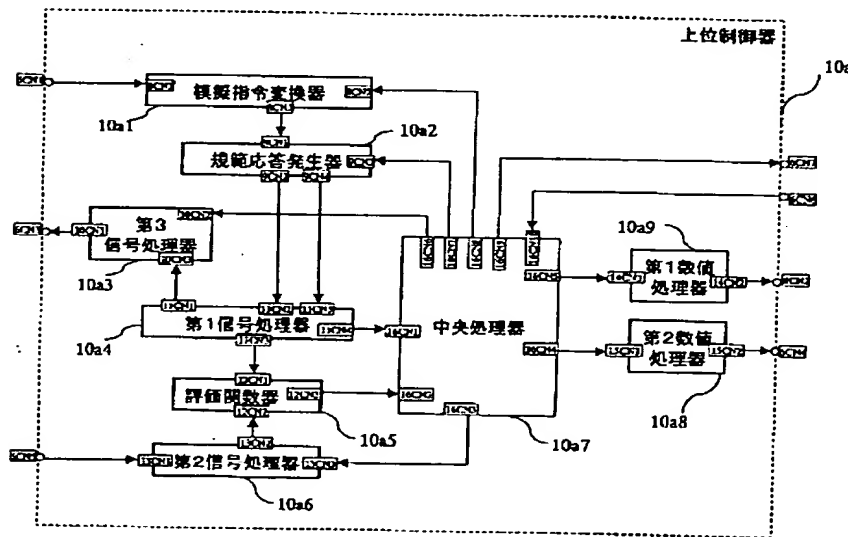


【図5】



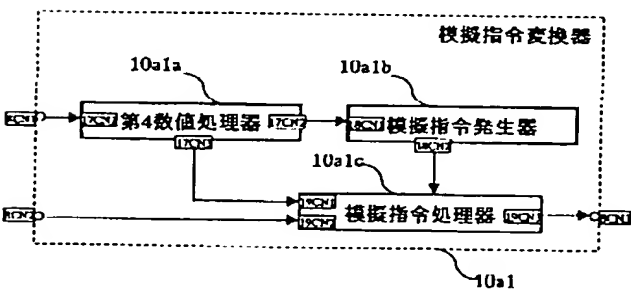
【図6】

【図19】

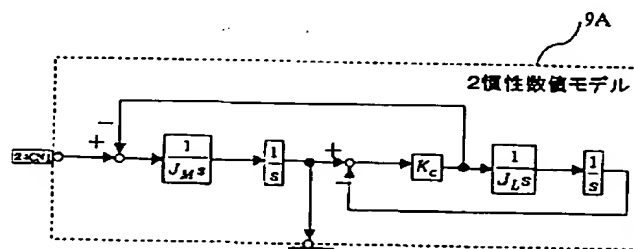
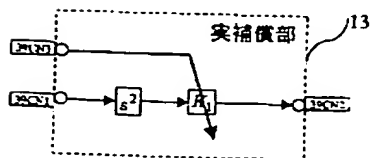


【図7】

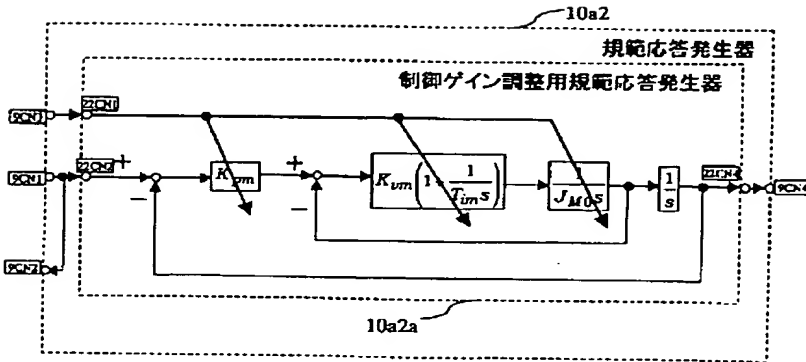
【図11】



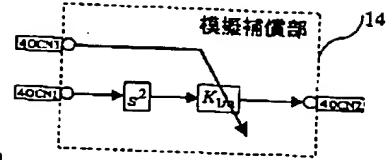
【図23】



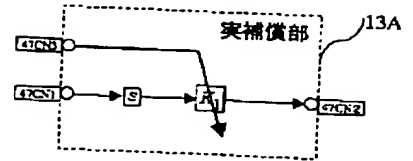
【図8】



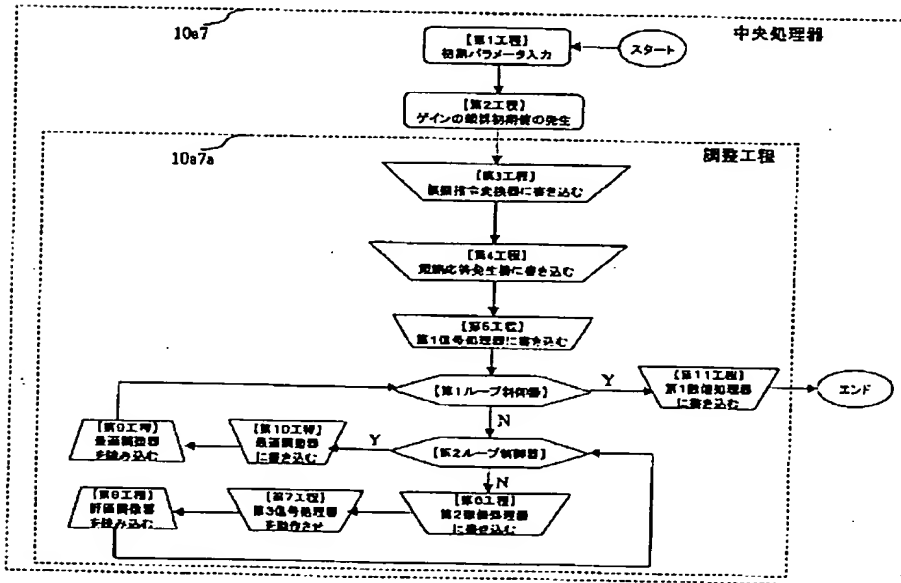
【図25】



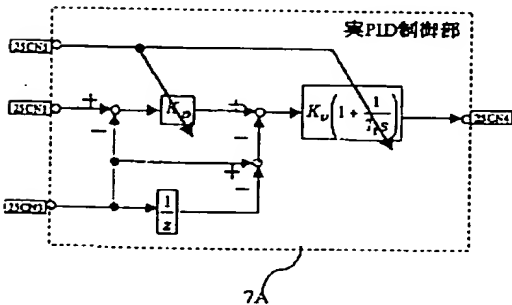
【図30】



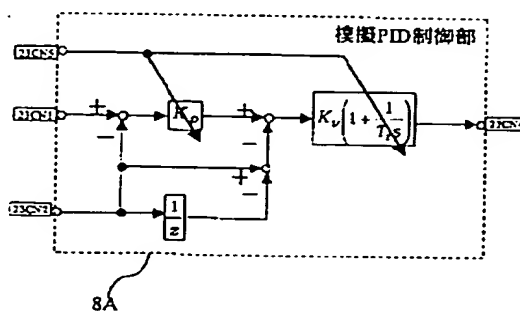
【図9】

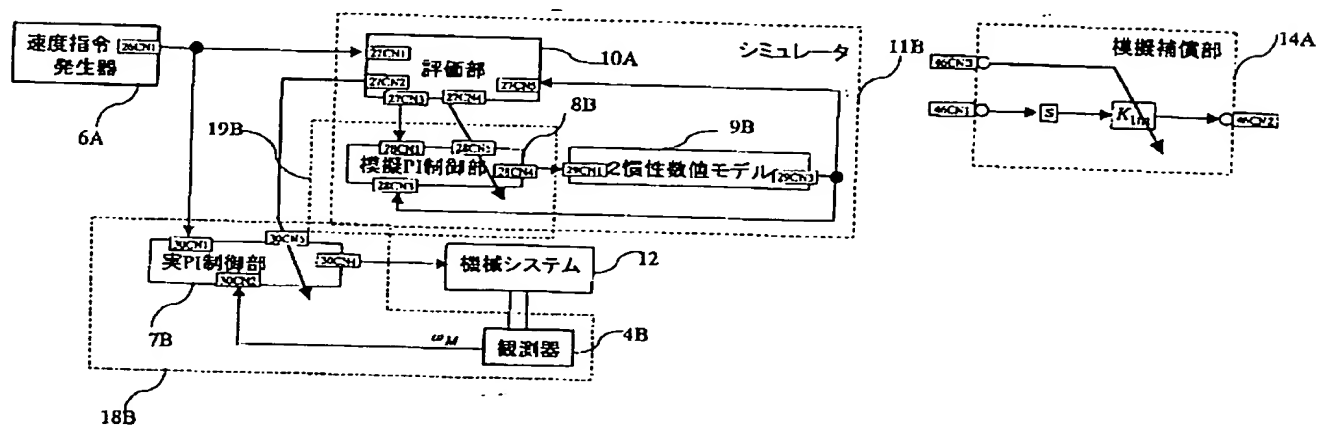
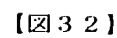
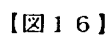
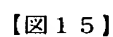
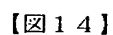


【図12】

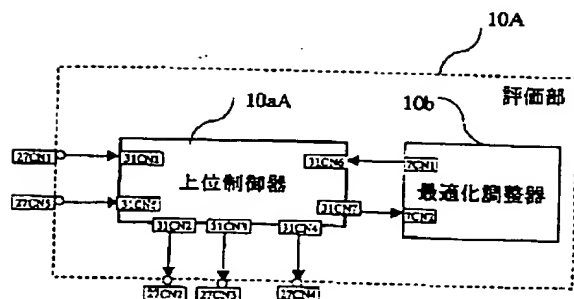


【図13】

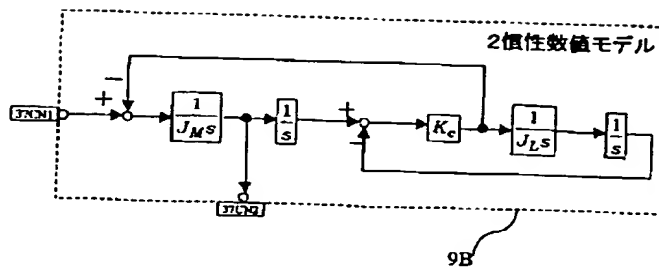




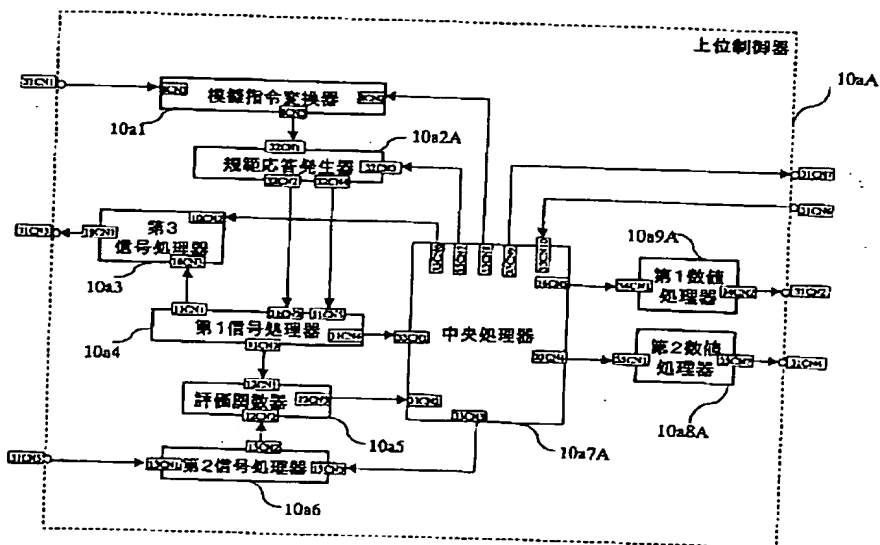
【图 17】



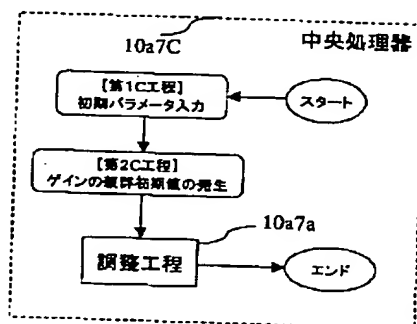
【図 2 1】



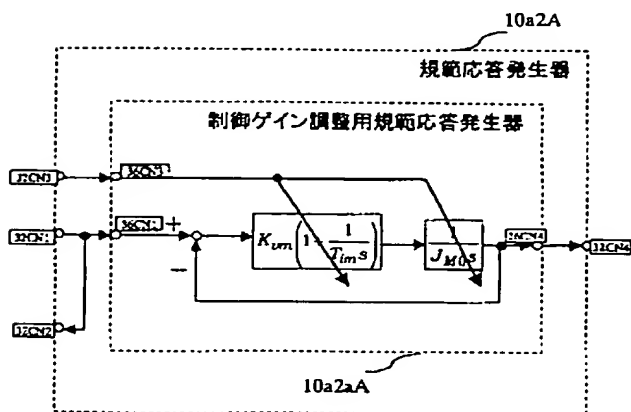
【圖 18】



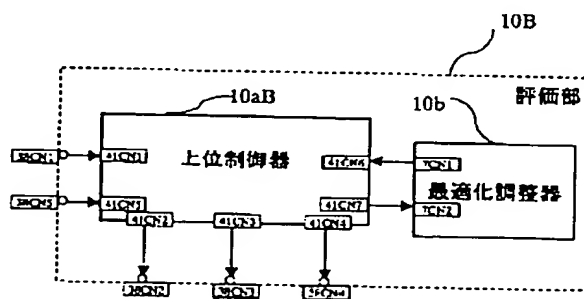
【图 3-3】



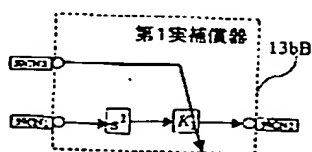
【圖 20】



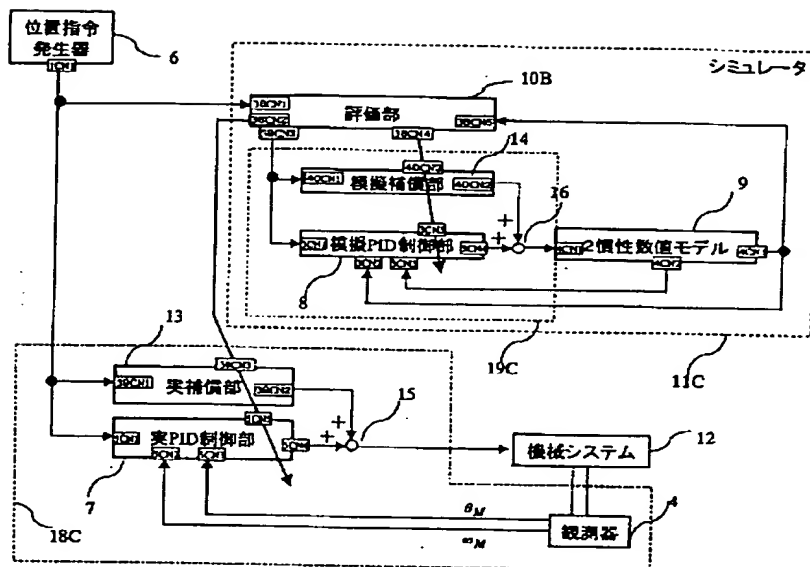
【図 24】



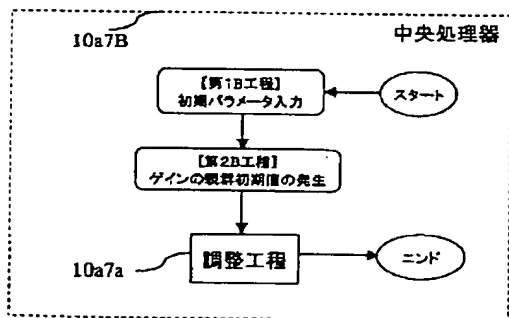
【図 4-1】



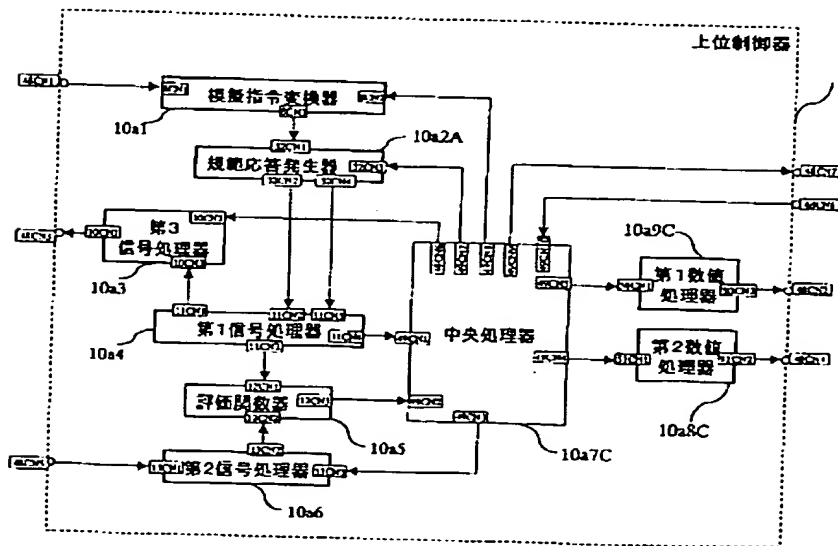
【図 22】



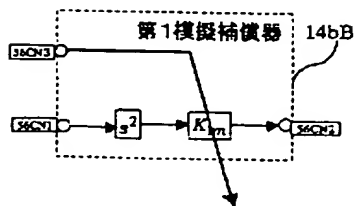
【図 26】



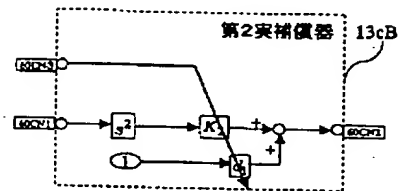
【図 34】



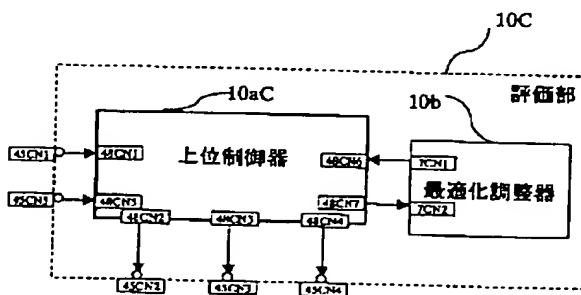
【図 37】



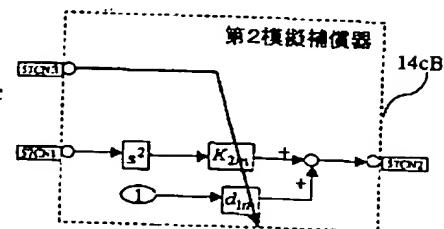
【図 42】



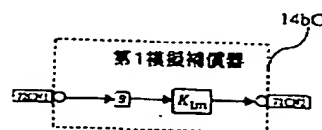
【図 31】



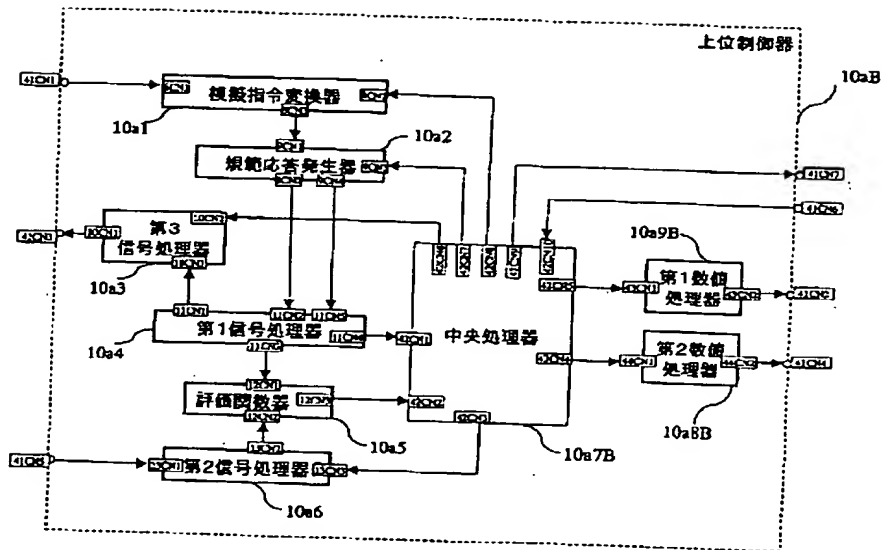
【図 38】



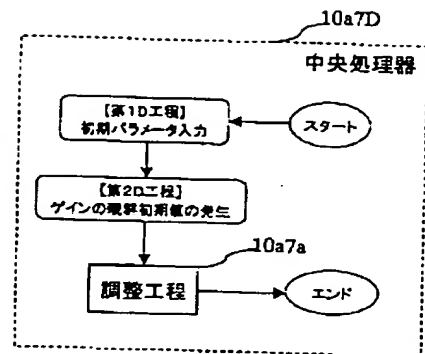
【図 53】



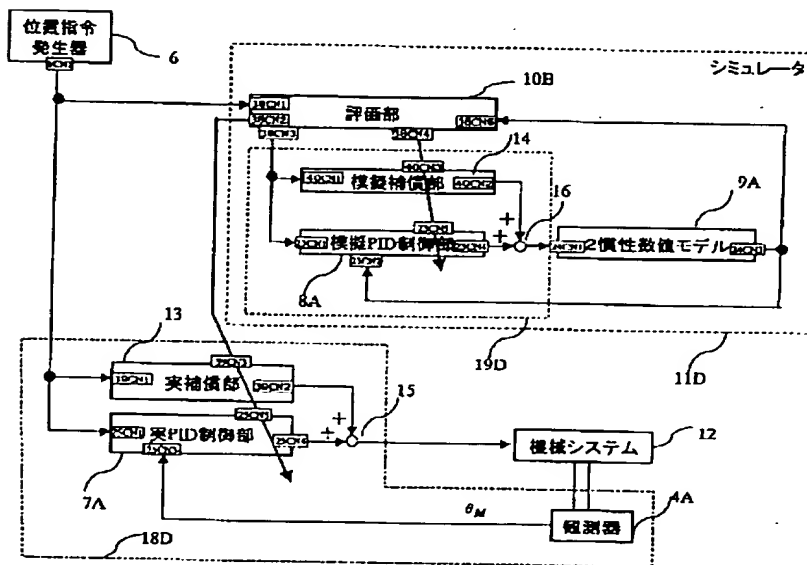
【図27】



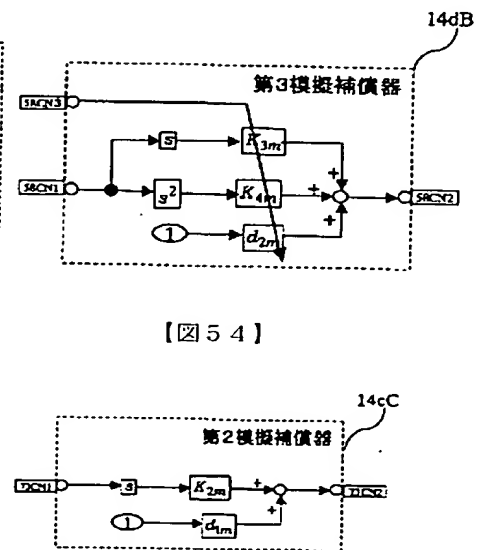
【図46】



【図28】

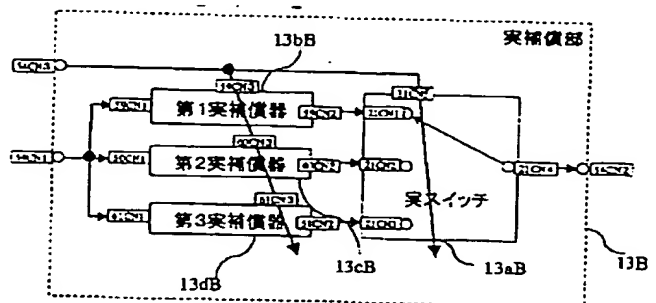
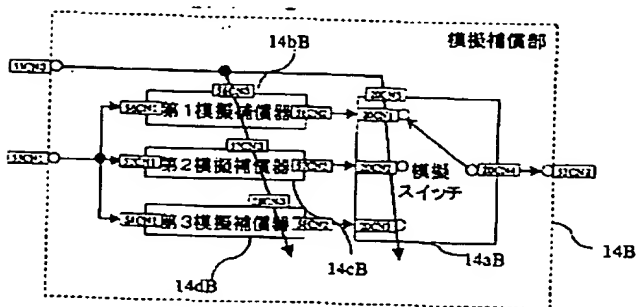


【図39】

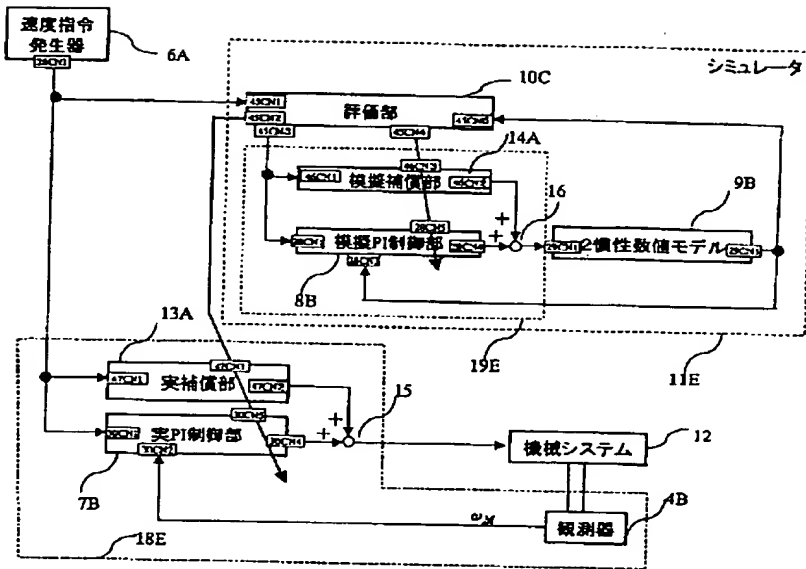


【図36】

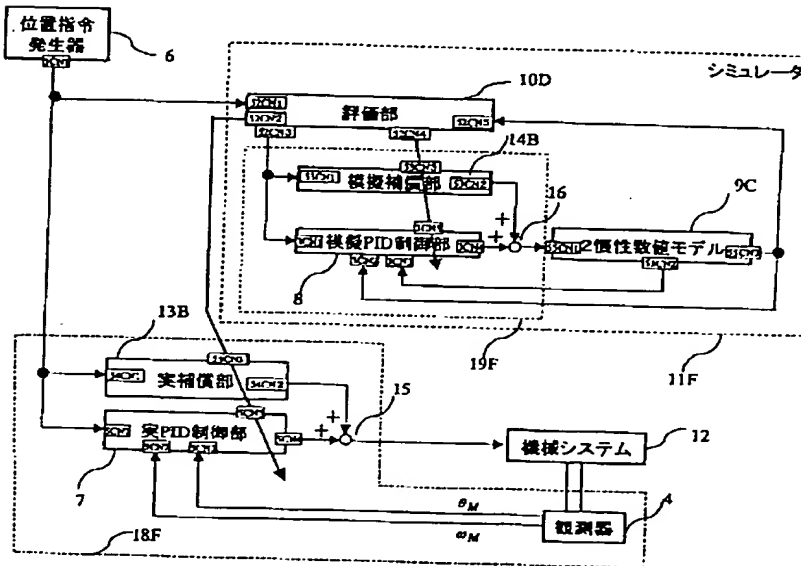
【図40】



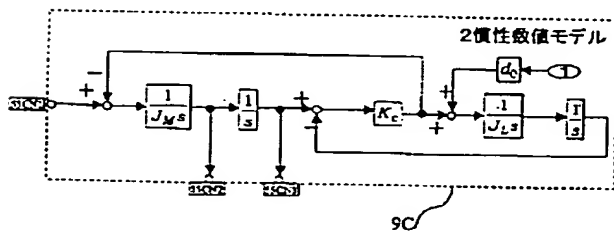
【図29】



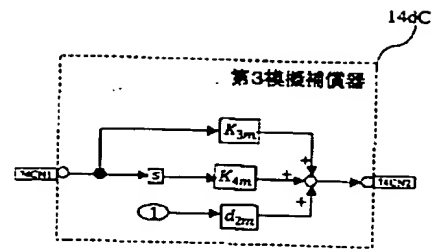
【図35】



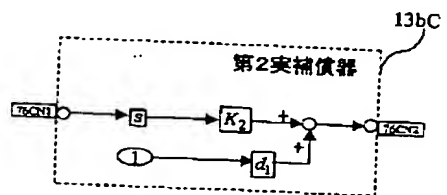
【図44】



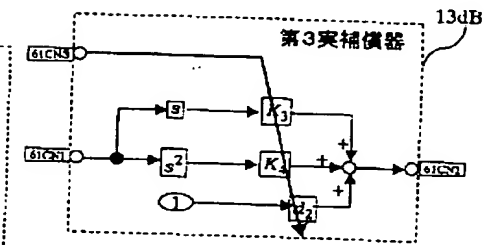
【図55】



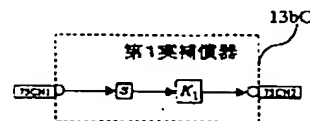
【図58】



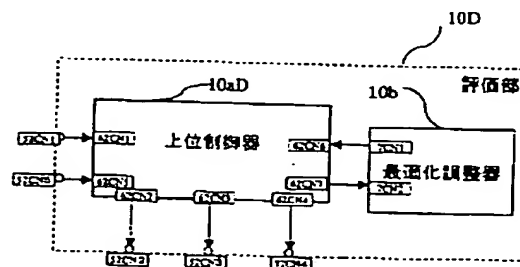
【図43】



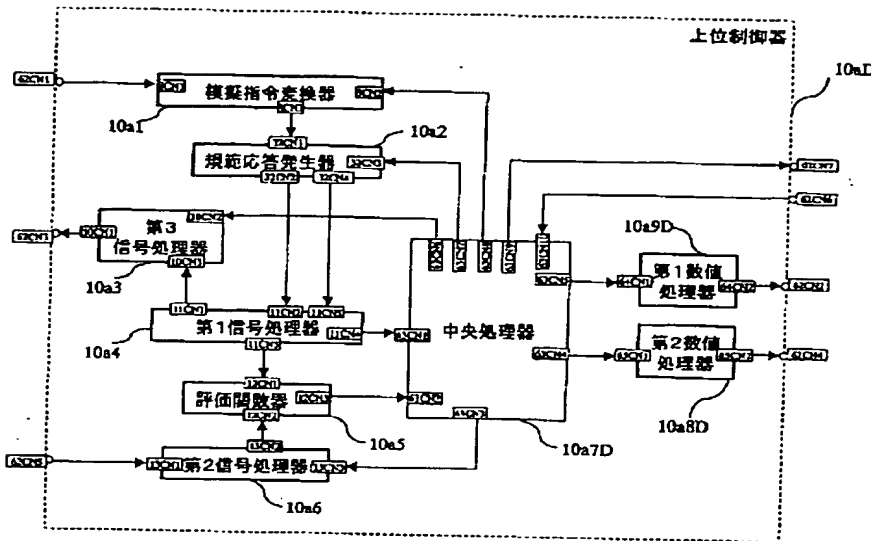
【図57】



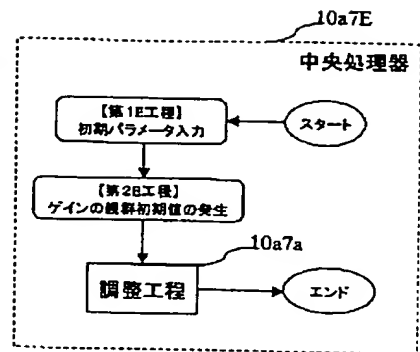
【図45】



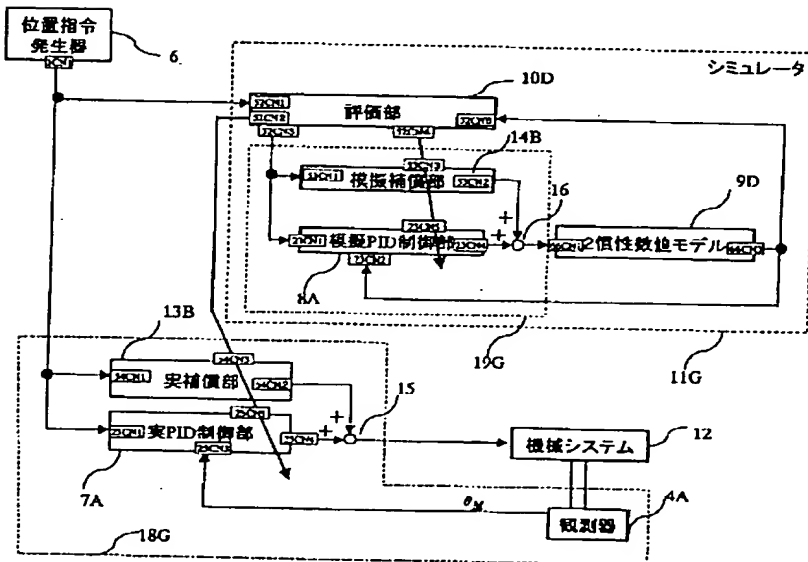
【図47】



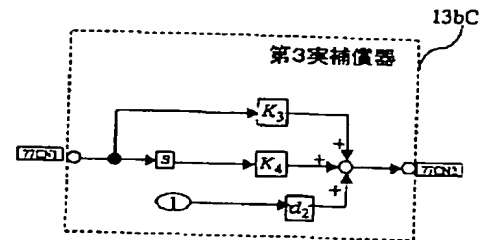
【図61】



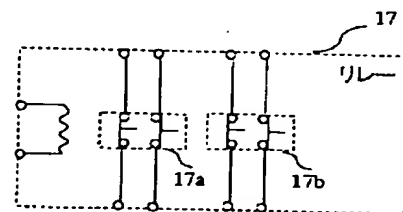
【図48】



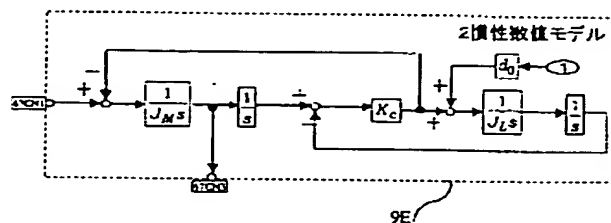
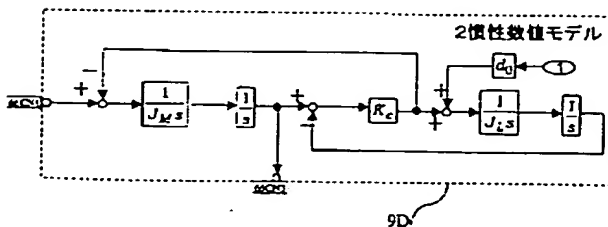
【図59】



【図68】

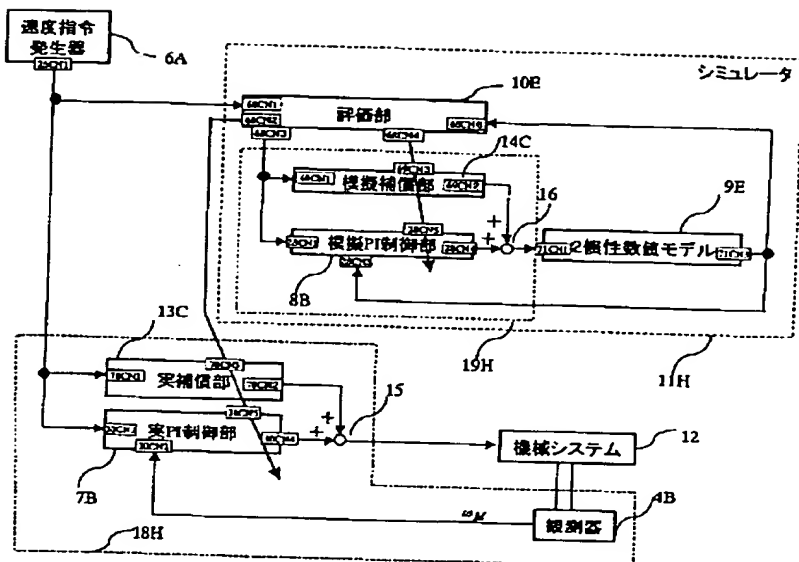


【図50】

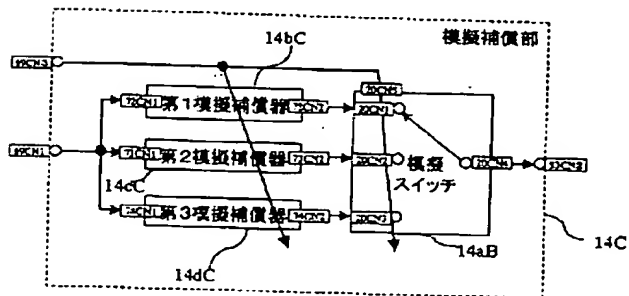


【図49】

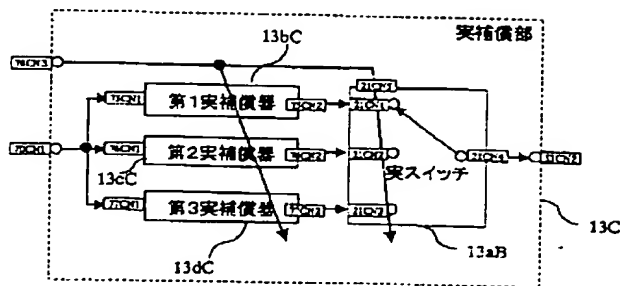
【図51】



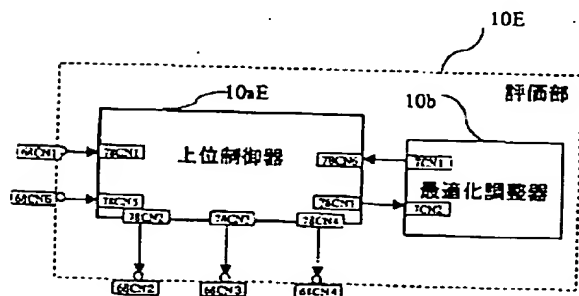
【図52】



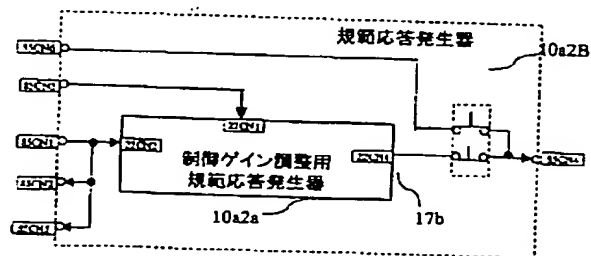
【図56】

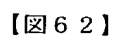


【図60】

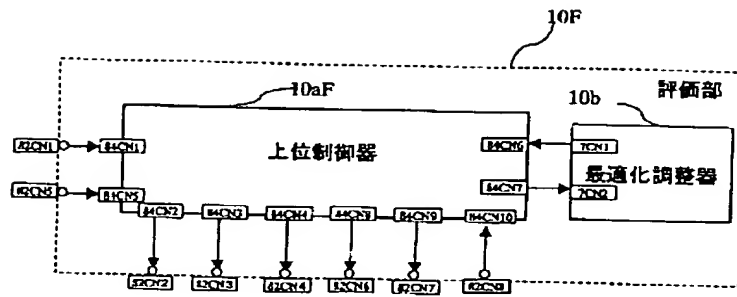


【図67】

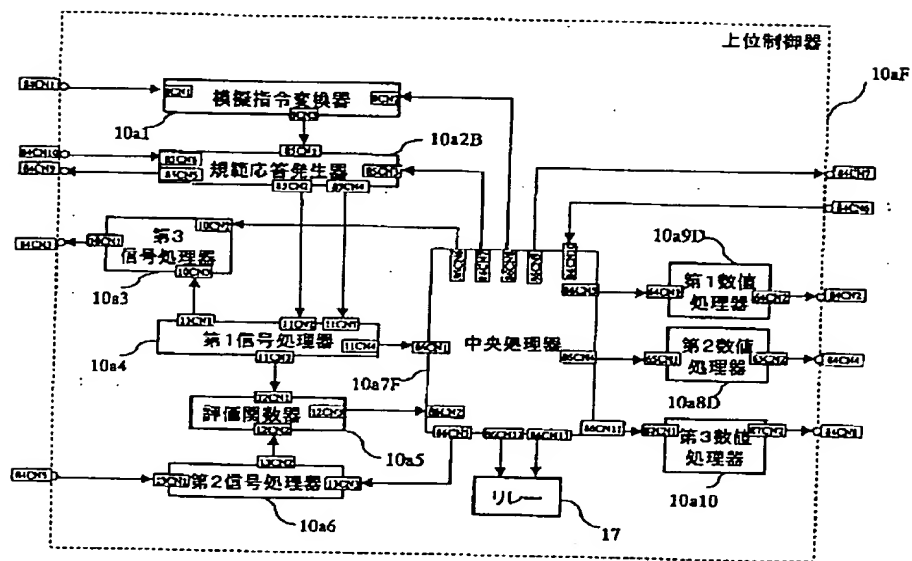




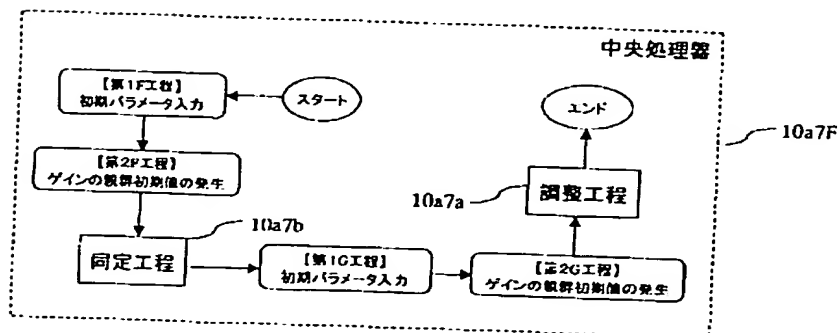
【図65】

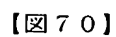


【図66】

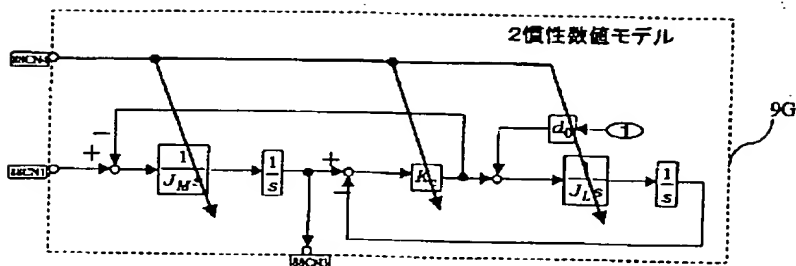


【図69】

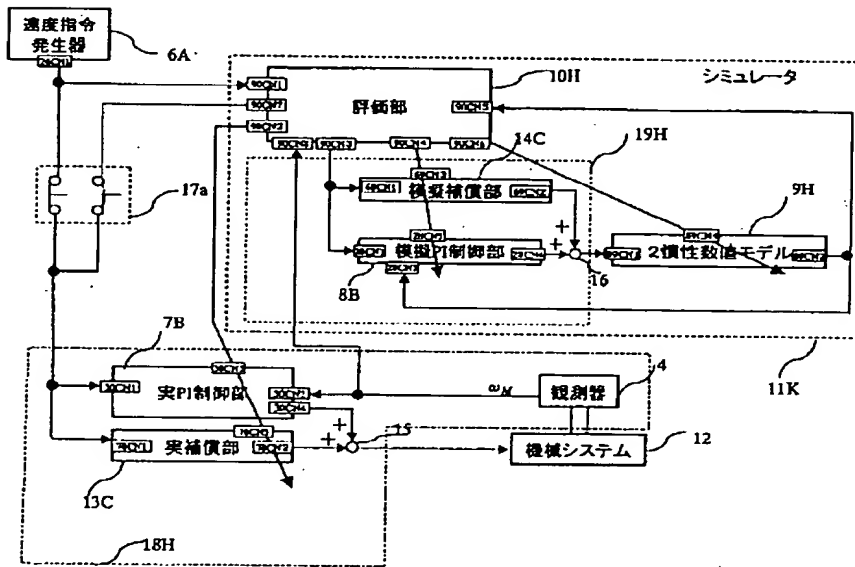




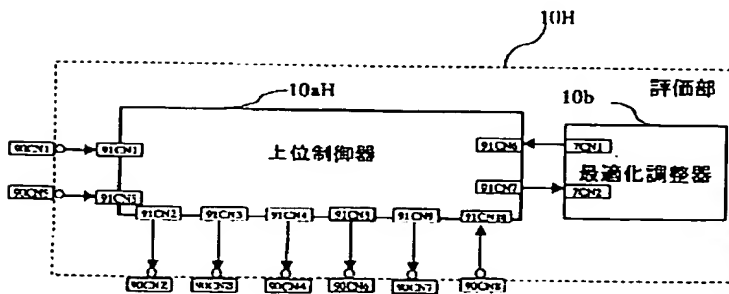
【図72】



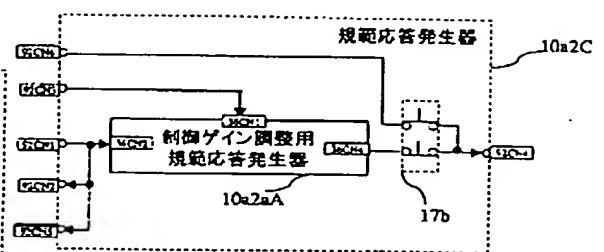
【図74】



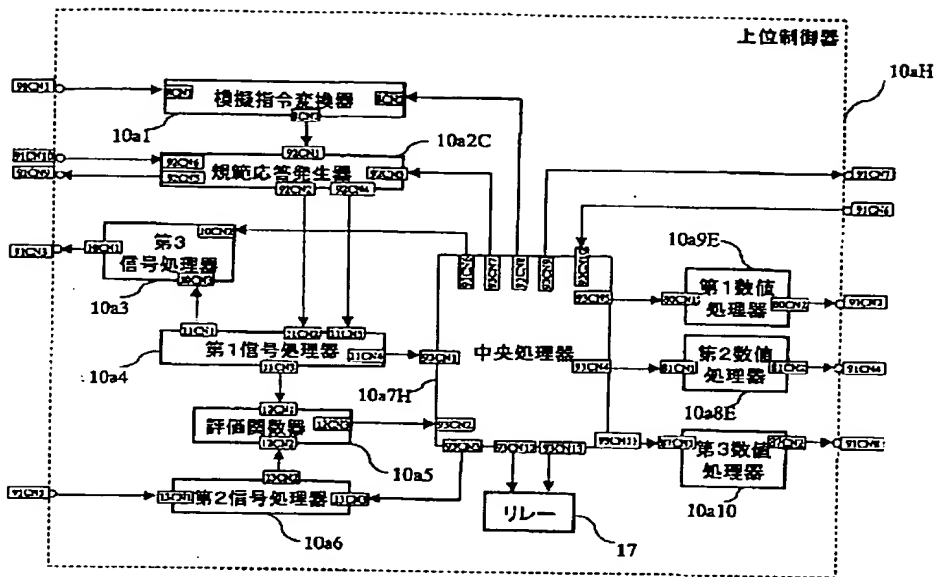
【図75】



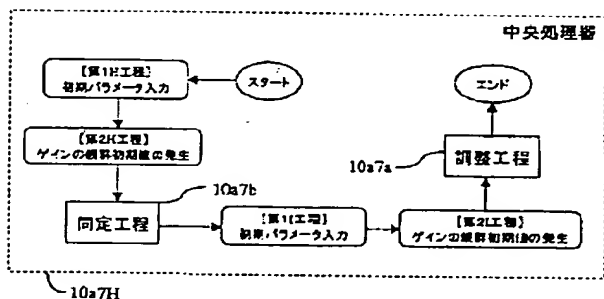
【図77】



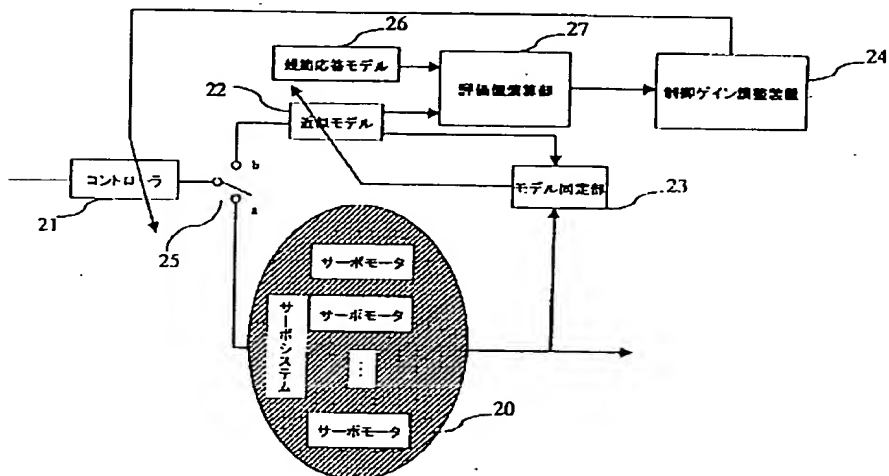
【図76】



【図78】



【図79】



フロントページの続き

Fターム(参考) 5H004 GA18 GB16 HA07 HA08 HB07
HB08 JA11 JB11 KA31 KA72
KB02 KB04 KB06 KB12 MA02
MA04 MA31
5H303 AA01 AA10 CC01 CC04 DD01
DD02 DD04 JJ01 KK02 KK03
KK04 KK12 KK17 LL02
5H550 AA18 BB08 DD01 DD04 DD06
GG01 GG03 HA04 HA05 JJ02
JJ04 JJ17 JJ18 JJ23 JJ24
JJ25 LL01 LL35

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.